

RISC-V Days Tokyo 2021 Spring

IoTエッジ端末向け小型低電力プロセッサ

東京工業大学 原祐子

2021年4月23日

本講演の内容

2

□ 東工大・JSTプレス共同発表（2021年2月19日）



エッジ端末に適した小型省電力プロセッサを実証

～従来比3.8倍のエネルギー効率でヘルスケアIoTに道～



ニュース

東工大、IoT向けCPUアーキテクチャ「SubRISC+」。エネルギー効率3.8倍

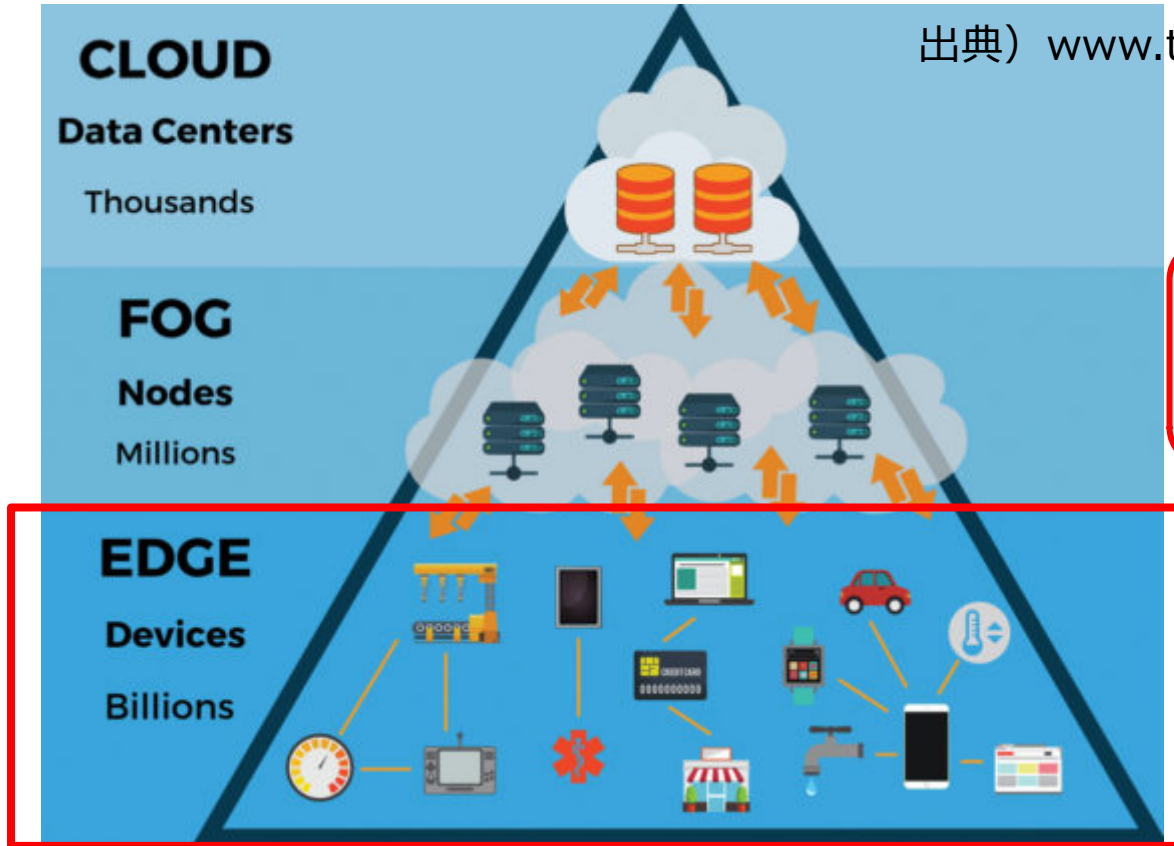
- 日経産業新聞, "省電力のIoTプロセッサ," 2021年3月16日.
- 科学新聞, "IoT高度化に必要不可欠 小型省電力プロセッサ実現 エネルギー効率3.8倍 東工大がLSI開発," 2021年3月12日
- 他

□ アウトライン

- IoTエッジコンピューティングにおけるプロセッサ
- SubRISC+ : 小型低電力プロセッサ
- ケーススタディ（異常検出）

エッジコンピューティング (1)

3

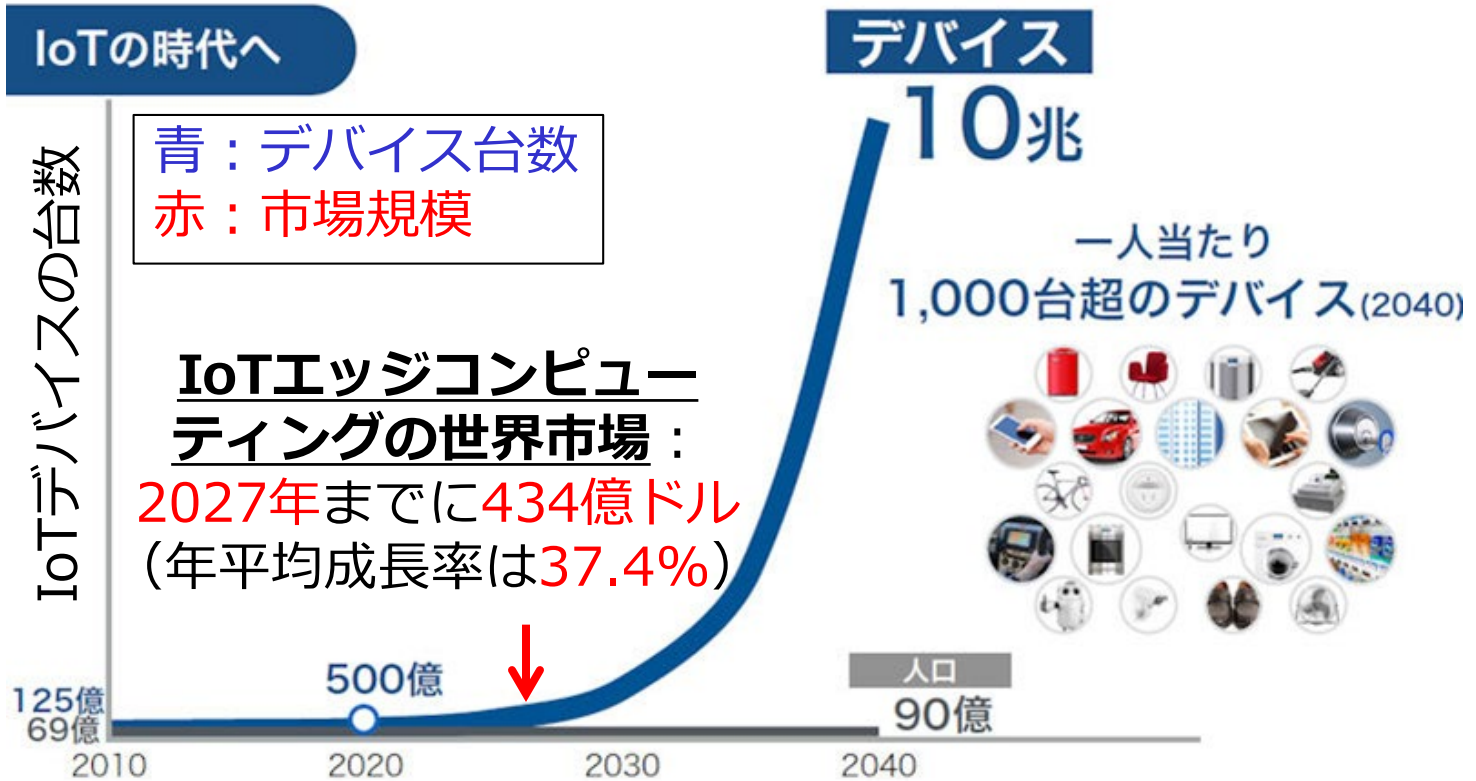


- 電力・エネルギー効率
- アプリ多様性

- エッジデバイスの増加&リアルタイム性
- **ドメイン**スペシフィックアーキテクチャ (DSA) の重要性

エッジコンピューティング (2)

4



出典) <https://www.itmedia.co.jp/mobile/articles/1506/19/news159.html>

IoTサービス関連の機器・部材				
D4.スマートシティ	D5.ヘルスケア	D6.スマート工場	D7.コネクテッドカー	D8.スマートエネルギー
ウェアラブル(情報・映像)/デジタルサイン/監視カメラ/生体認証システム	ウェアラブル(スポーツ・フィットネス)/コンシューマヘルスケア機器/X線/超音波	産業用ロボット/マシンビジョン/プログラマブルロジックコントローラ	自動車向けセルラーモジュール	スマートメータ/スマート照明機器

出典) IoT国際競争力指標 (総務省)

組み込みプロセッサの進化 (1)

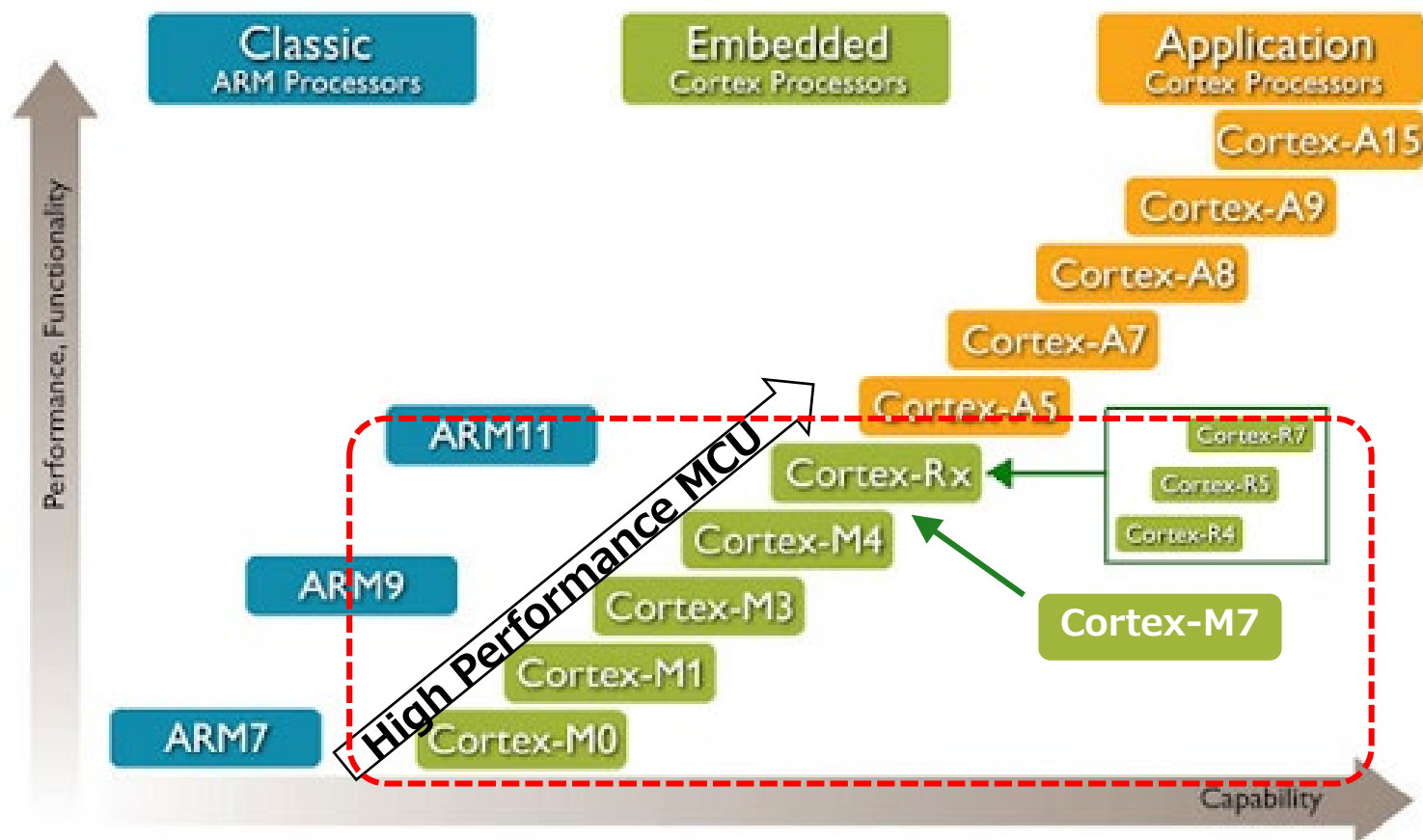
5

ARMの場合

A: Application

R: Real-time proc.

M: Microcontroller



IoTエッジ向けプロセッサの課題

7

- 市場動向：高機能化・大規模化

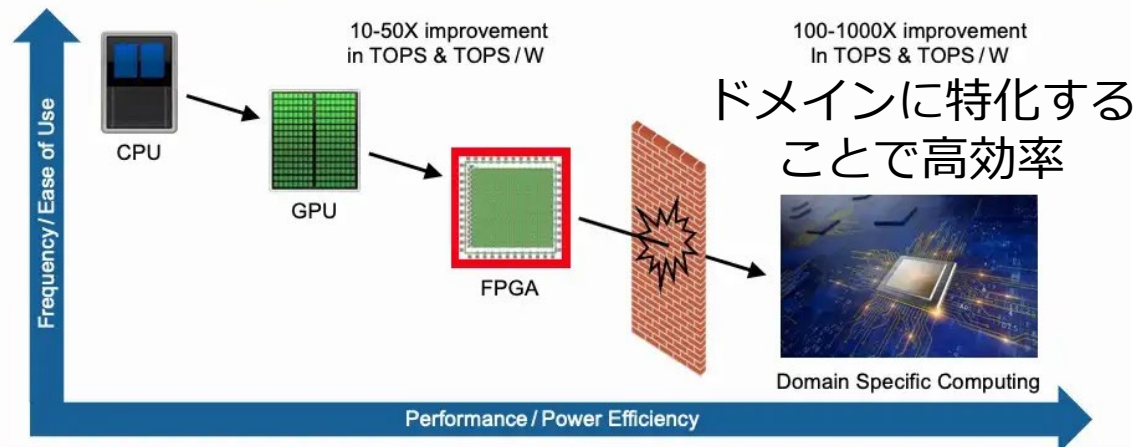


- 我々が目指すところ：軽量データ処理の高効率化
 - バッテリ駆動 → 電力・エネルギー効率重視

→ Power-hungryな演算の少ない軽量データ処理向けDSA

ドメインスペシフィックアーキテクチャ (DSA) の一例

Cloud compute and AI – the power wall



SubRISC+ : 小型低電力プロセッサ

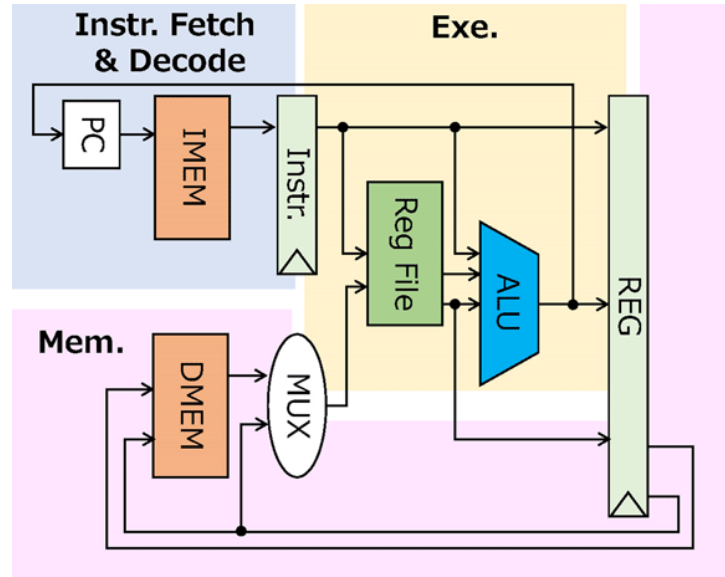
8

- 論理回路規模・電力 \propto 命令の数 & 演算の複雑さ
→ **4種の命令**に限定
- 3段パイプライン
- ハーバードアーキテクチャ
- レジスタファイル : 32ビット×16エントリ

	ベース	+分岐	+即値
減算	16ビット	32ビット	32ビット
論理AND	16ビット	32ビット	32ビット
シフト	16ビット*	--	--
メモリアクセス	--	--	16ビット

* 右シフト量 : $8b+n$ ($b=0\sim3, n=0\sim3$)

左シフト量 : $8b$ ($b=0\sim3$)



小型組込みプロセッサ (32ビット)

9

	Synopsys ARC EM4	Intel Quark D2000	ARM Cortex M0	RISC-V zero- risky (Ibex)	RISC-V micro- risky ^{\$}	Sub RISC+ [*]
命令の 種類 [†]	~190	80	60	80	47	4
命令長	16/32	16/32	16/32	16	16	16/32
パイプ ライン	3	5	3	2	2	3
RF サイズ	16	16	32	32	16	16
キャッ シュ	N/A	N/A	N/A	N/A	N/A	N/A
乗算器	Optional	32x32 ビット	32x32 ビット	32x32 ビット	N/A	N/A

[†] opcodeの種類でカウント

^{\$} Ibexから乗除算器を除き、RFサイズを32から16に削減したもの

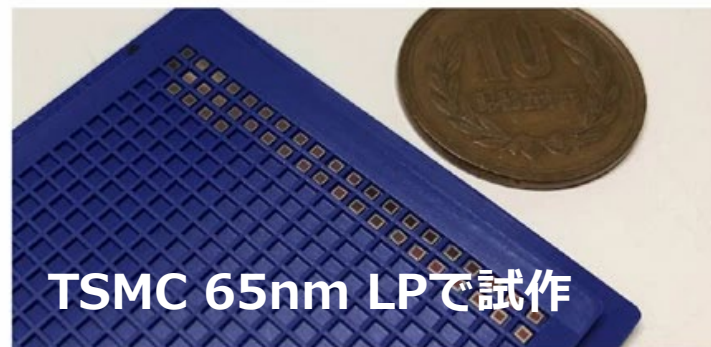
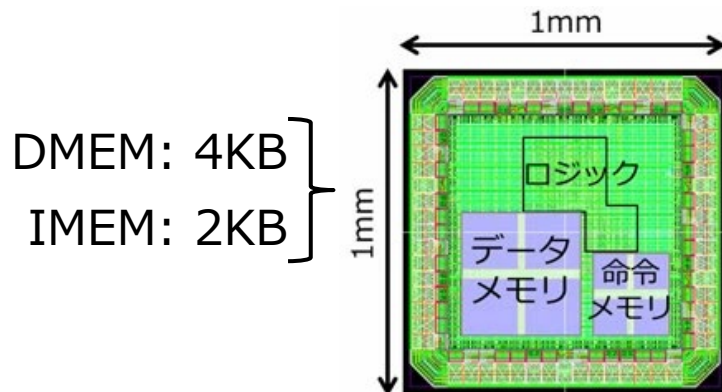
^{*} Kaoru Saso and Yuko Hara-Azumi, "Revisiting Simple and Energy-Efficient Embedded Processor Designs Towards the Edge Computing," *IEEE Embedded Systems Letters*, vol.12, Issue 2, pp.45-49, Jun. 2020.

他プロセッサの比較*

10

	ARM Cortex M0	RISC-V micro-risky	SubRISC+
命令セット	ARMv6-M	RVC32E	SubRISC+
命令数	60	47	4
RFサイズ	32	16	16
パイプライン	3	2	3
乗算器	32x32ビット	N/A	N/A
回路面積	17.6K GE	15.7K GE	8.9K GE

* 全て50MHzを想定して, TSMC65nmLPで合成した場合



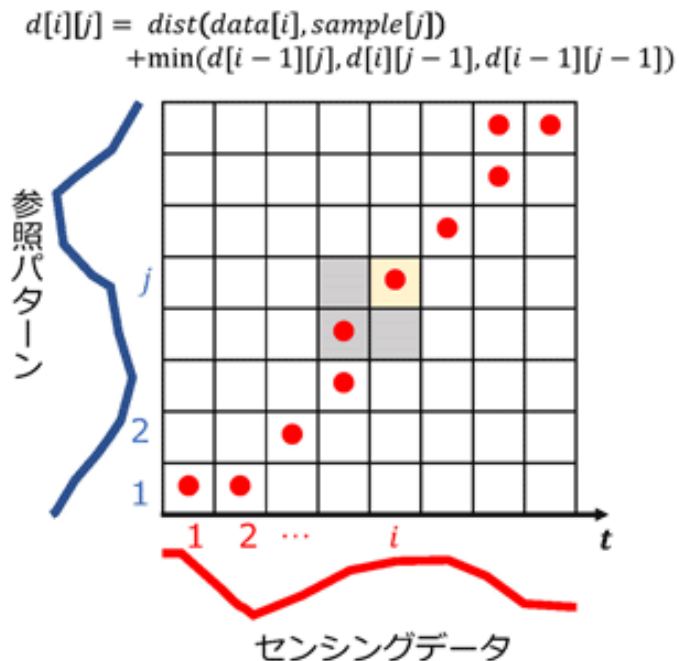
* M. Yang and Y. Hara-Azumi, "Implementation of Lightweight eHealth Applications on a Low-Power Embedded Processor," *IEEE Access*, vol.8, pp.121724-121732, Jul. 2020.

アプリケーションドメイン

11

□ 軽量データ処理（データ前処理，異常検出，検索等）

- ソート
- ヒストグラム
- 2枚の画像間の差分検出
- Laplacianエッジフィルタ
- Levenshtein距離（編集距離）
 - 文字列変換
 - 自然言語処理（対話）支援， etc.
- **Dynamic Time Warping (DTW)**
 - 2つのデータシーケンスの類似度を計算
 - 計測学，生物情報学，経済，医療・ヘルスケア，ロボティクス， etc.



ケーススタディ：ヘルスケア

12

対象	てんかん発作 ^[1]	心不整脈 ^[2]	行動認識 ^[3]	パーキンソン病 ^[4]
センサ	加速度	心電図 (ECG)	加速度	ジャイロ
サンプリング	100Hz	0.5~40Hz	100Hz	50Hz
DTWデータ量	128	256	100	200
要求処理時間	1,270ms	6,375ms	990ms	3,980ms
SubRISC+処理時間 (50MHz)	12.10ms	48.65ms	7.37ms	29.65ms

- TSMC65nm LP, 50MHz, 1.0Vの場合
 - Cortex-M0: 16.88ms, 354.5 μ W (電力), 5.98 μ J (エネルギー)
 - **SubRISC+**: 12.10ms, 131.1 μ W (電力), 1.59 μ J (エネルギー)
 - 電力効率は**2.7倍**, エネルギー効率は**3.8倍**

[1] A. Dalton, IEEE Trans. Bio-Med. Eng. 2012.

[2] B. S. Raghavendra, IEEE Int. Symp. World Wireless, Mobile Multimedia Netw. 2011.

[3] N. Kale, Conf. Wireless Health WH. 2012.

[4] J. Barth, Conf. IEEE Eng. Med. Biol. Soc. 2013.

SubRISC+まとめと今後の展望

13

- 軽量データ処理向け小型・低電力プロセッサ
 - 実アプリ（ヘルスケアのリアルタイム異常検出等）における有用性
 - 従来比**2.7倍**の電力効率, **3.8倍**のエネルギー効率
- 今後の展望
 - 軽量暗号向けプロセッサへ拡張（対電力解析攻撃）
- 謝辞
 - JST ACT-IおよびAIP加速課題
 - 佐宗 馨くん（2018年度修士卒）, 楊 明宇くん（現D1）, 横田 港くん（2017年度修士卒）, 趙 靖遠くん（2018年度修士卒）, 小名木 さゆりさん（2020年度修士卒）

