

# 自己紹介



- 1986年 東芝半導体技術研究所入社  
DRAM 設計開発に従事
- 1987年 SDA(現Cadence)のEDAツールの導入立ち上げ
- 1996年 IBM@BTVに駐在  
DDR SDRAM 開発に従事
- 1999年 ザインエレクトロニクス入社  
0.35um@TSMCのPDKにて高速SerDes設計
- 2006年 Trigenec創業
- 2012年 Intel Capitalから第三者増資
- 2022年 Trigenec任意整理解散/産総研 招聘研究員

※ IEEE Senior member

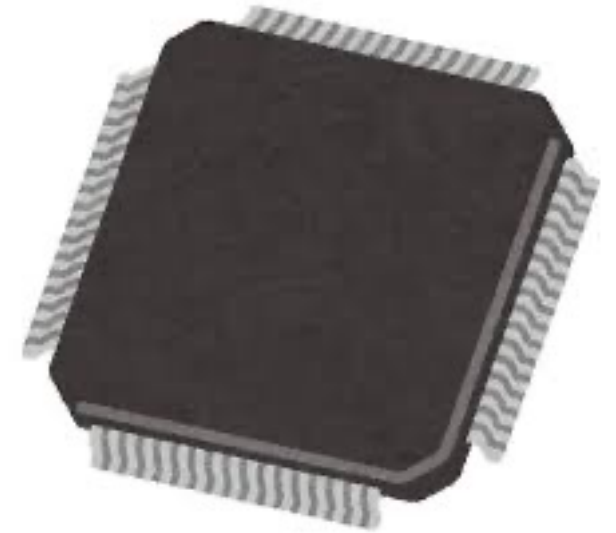
BIO: LinkedIn

<https://www.linkedin.com/in/jun-ichi-okamura-6b8bb2b/>

# オープンソース半導体への道



Open EDA  
Open PDK  
Open Silicon



# Open EDA

## 【カスタムレイアウト・ツール】

- 回路図エディター
- レイアウトエディター
- 物理検証ツール(DRC/LVS)
- 回路シミュレーター



- ファブからの製造情報
- SPICEモデル
  - DRC/LVS/LPE ルール
- 設計に必要な情報
- シンボルライブラリ

NDAが必要

## 【ロジック設計・ツール】

- 論理合成ツール
- 論理シミュレーター
- 自動配置配線ツール
- 物理検証ツール(DRC/LVS)



- 設計に必要な情報
- スタANDARDセル
  - SRAM
  - IOセル
  - 各種IP

NDAが必要

オープンな設計ツールだけでは、半導体は設計できない

# Open PDK

## 【PDKの定義の確認】

### Level1 : ファブと会話して作るもの

1. SPICEモデル
2. DRC/LVS/LPE ルール
3. シンボルライブラリ

### Level2 : L1で作る基本部品

1. スタンダードセル
2. IO セル
3. SRAM

ファブの情報とEDAツールの橋渡し情報

## Technology File

ファブとEDAの両方の知識が必要

Logic chip を作る為の基本部品

## Cell Library

回路設計の知識が必要

オープンソース半導体には、PDKのオープン化が必須

# Googleが進めたOpenPDKとは？

## 【Level1のOpen化】

既存の商用PDK向け technology file をOpenEDAに合わせてフォーマット変換

1. SPICEモデル > ngspice/Xyce
2. DRC/LVS/LPE > Klayout/Magic
3. Symbolライブラリ > Xscheme

ファブが保有しているPDKを活用＝ファブ側での開発工数ゼロ

## 【Level2のOpen化】

既存の Cell Library をOpenEDAに合わせてフォーマット変換＋権利Open化

1. Standard Cell > 権利関係のOpen化
2. IO Cell > 権利関係のOpen化
3. SRAM > 権利関係のOpen化

ファブが保有しているライブラリを活用＝ファブ側での開発工数ゼロ

# オープン半導体へ日本が貢献できることは？

1. 国内の前工程ファブでのOpenEDA/PDKの開発・展開  
国内には多数のレガシープロセスのファブが点在している。
2. 国内の後工程ファブでのOpenMPW向け小ロットPKGの展開  
国内には多数の小ロット対応可能なPKGメーカーが点在している。
3. 先端デバイス開発でのOpenEDA/PDKの開発・展開  
LSTC・ラピダスでのデバイス開発とも連携して産業構造を大転換とか？