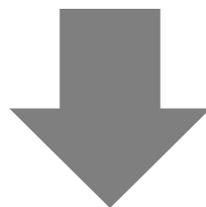


大量データ転送に向けた データ転送方式 “ベクトルレジスタ共有機構”

加藤倫也 (東京農工大学 大学院 工学府 知能情報システム工学専攻)
東良輔, 田中友章 (東京農工大学 大学院 工学府 情報工学専攻)
田中清史 (北陸先端科学技術大学院大学 先端科学技術研究科)
長名保範 (熊本大学 半導体・デジタル研究教育機構)
三好健文 (わさらぼ合同会社)
多田十兵衛 (山形大学 大学院 理工学研究科)
中條拓伯 (東京農工大学院 工学研究院 先端情報科学部門)

- 汎用プロセッサの高速化の限界
- データレベル並列性が高い処理の需要拡大 (e.g., AI処理)

一部の処理を**アクセラレータ**, GPUなどに
オフロードして高速化



本研究では, アクセラレータに着目

アクセラレータへ大量のデータ供給が必要

提案手法（ベクトルレジスタ共有機構）



ベクトルプロセッサ中のベクトルレジスタをデュアルポート化

→ アクセラレータへデータを直接転送可能に

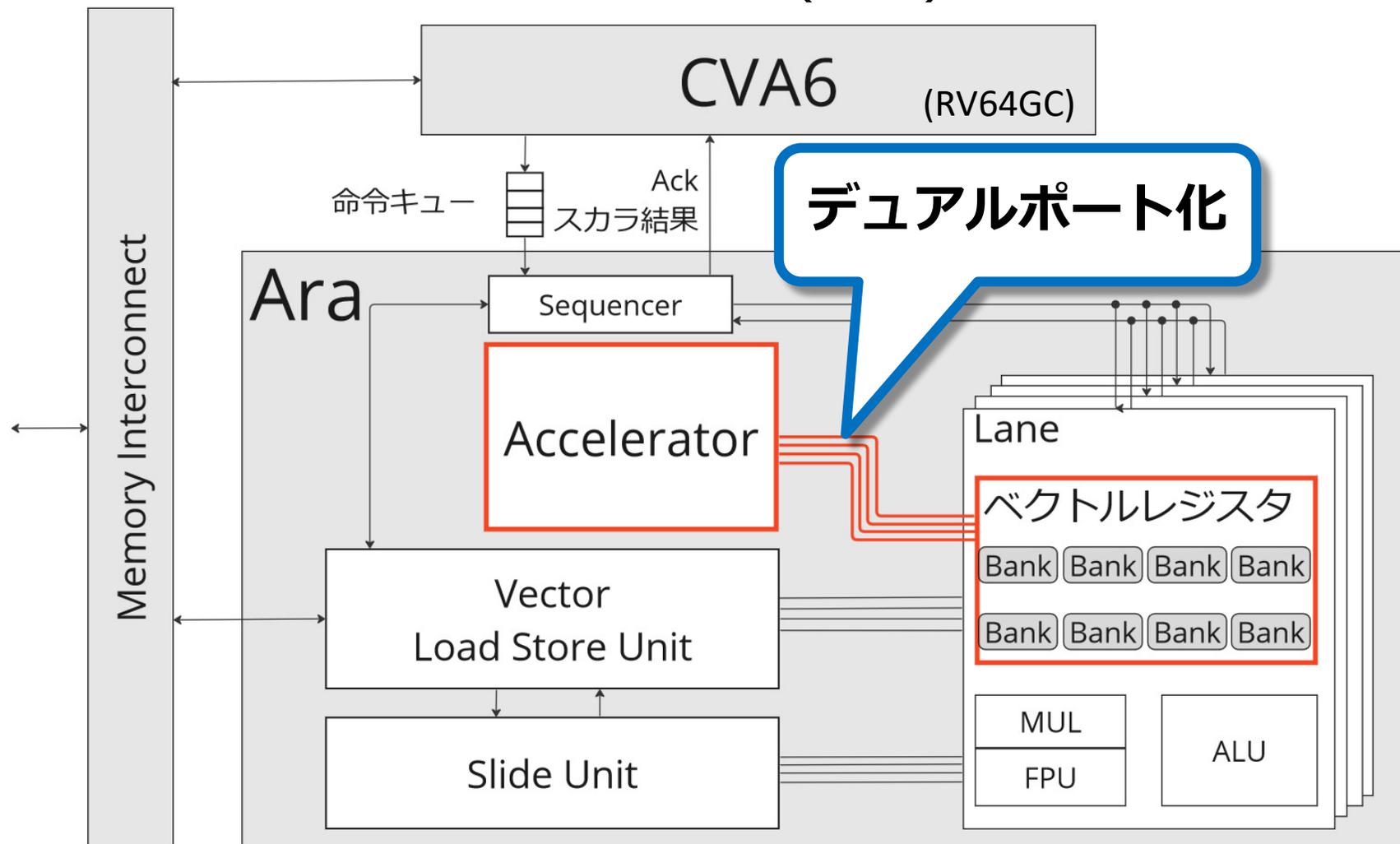


- 一度に大量のデータが供給可能
 - ベクトルレジスタは512～4096bit程度を想定
- ベクトルプロセッサでの前処理・後処理が容易

実装

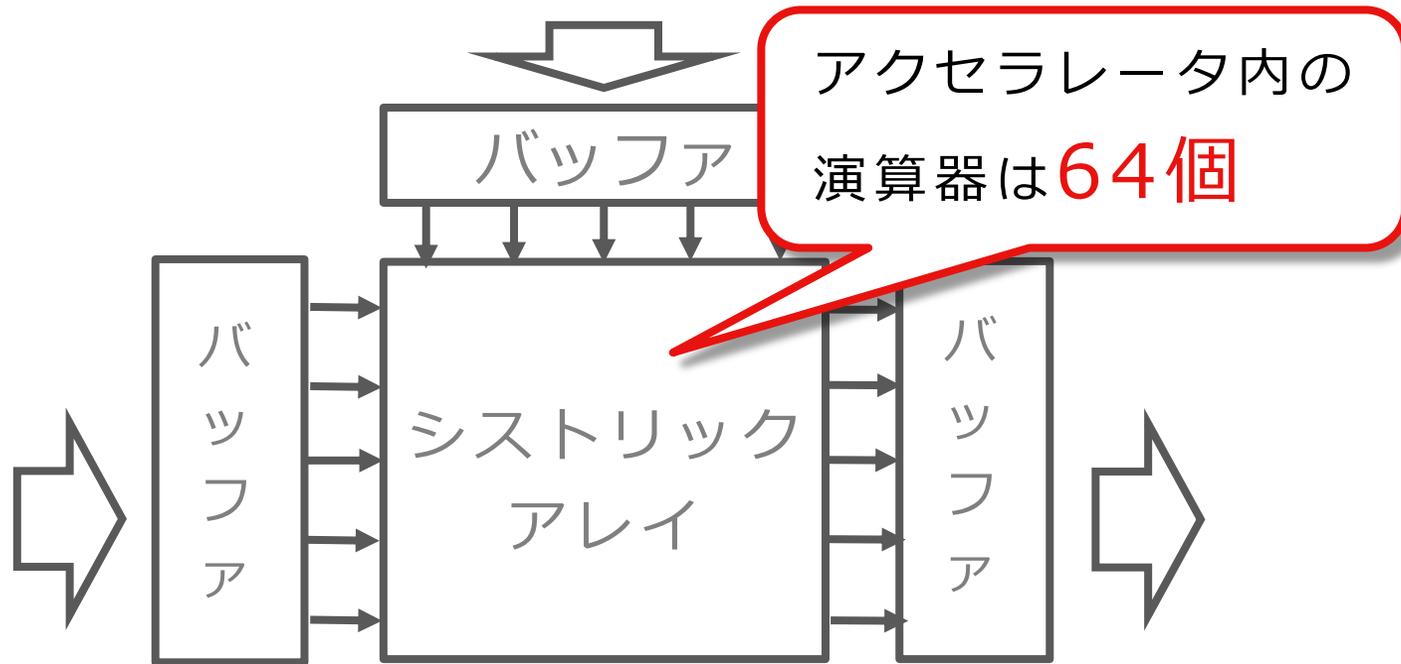


PULPプロジェクト開発のRISC-VのV拡張(RVV)対応プロセッサ「Ara」を使用



評価

- アクセラレータとして行列乗算器を用意
- 行列乗算プログラム実行時のサイクル数を計測
- 評価対象は **RV64GC** vs **RVV** vs **ベクトルレジスタ共有機構**

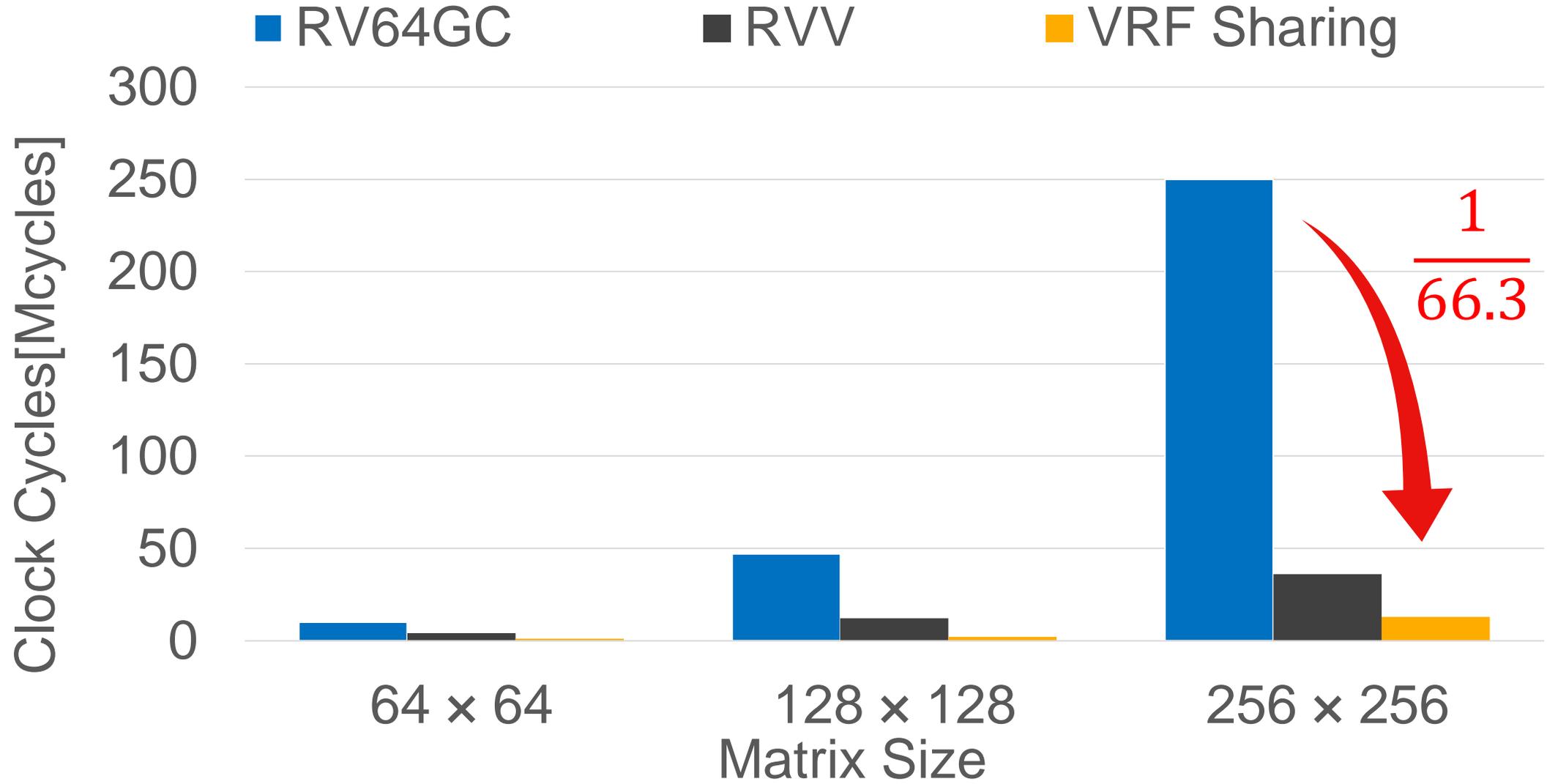


アクセラレータの概要図

評価環境

項目	内容
プロセッサ	CVA6 + Ara
ベクトル長	4096bit
レーン数	4 lane
シミュレータ	Verilator 4.210

評価結果



- 現在アクセラレータへの転送に
広く用いられるDMAの実装, および比較評価の実施
- 比較評価に用いるテストベンチの拡充
 - データレベル並列性が高いアプリケーション
 - AI処理をはじめとした
前処理・後処理を含んだプログラム