

KiCad, Yosys, OpenRoadを対象に行う 日本語で行う オープンソース EDAトレーニング コース の説明

2021年4月

KAMAKEのすすめ

SHコンサルティング（RISC-V協会）

電子半導体 設計教育が 必要な理由

- 独自機能を持ったギズモを作る場合を例にとると
- Arduino、Raspberry Piでシステムをブレッドボードすると「4層くらいの小さいボード」を製造しなくてはならない時がくる。
- いざボードを試作しようとする
 - ボード設計者とソフト設計者の意思疎通がなかなか。
 - ボード設計者とソフトデバッグ者が別だと手戻りが生じる
- 1人がカバー範囲を広め自ら作業できれば効率がいい。
- 従来だと、ボード設計のEDAツールは？ となるが
- 今は、オープンソースのEDAツールがあるし、部品モデル、プラグインなども多数ある。

ギズモ例：弊社200グラムの無線 IoT例（2016-現在）

いちご農園の実証実験
(温・湿度センサー, 土壌水分センサー)

火山噴火時の降灰検出実証実験
(GPS, 圧力センサー, 温・湿度センサー)

ドローンによる大気状況検出実証実験
(GPS, 温・湿度センサー)
工事現場の騒音・振動データ送信



VDECとロケットSoC生成ツールでチップ設計（2018）

2014年 FPGAで国産CPU実験

2015年 国産CPUの新実装をFPGAにしてもらう

ロケットSoC生成ソフト評価

2016年 EDAツールをTSMCに貸してもらう交渉

2017年 元シナプティクス工藤さんからVDEC紹介

2018年

設計者が社会人ドクターで電気通信大学へ春入学

VDECシステムを学ぶ

備考：設計は週の夜、ウィークエンド

実質設計量 1月未満。

2019年 チップ評価。

チップ完：2018年12月

プロセス：ローム社180nm

面積：3.75mm x 3.75mm

5mm x 5mm（パッド含む）

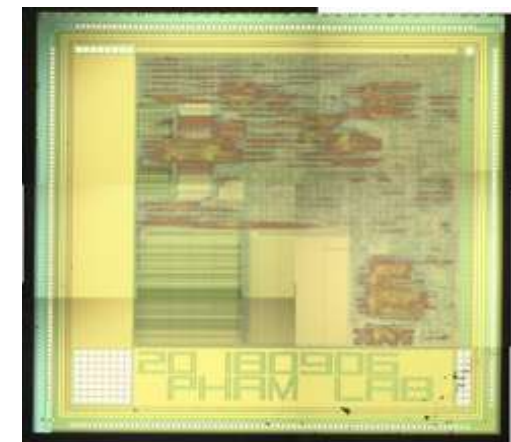
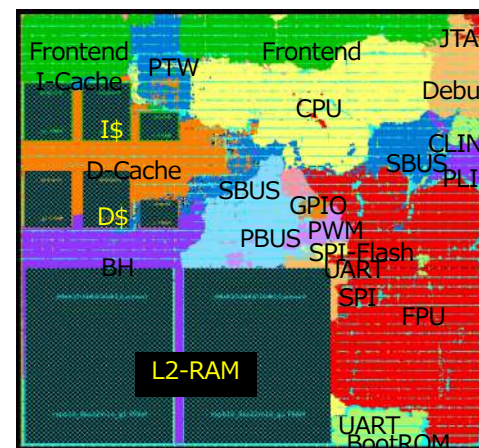
SRAM:

I\$ + D\$: 4KiB + 4KiB

L2-RAM: 64KiB

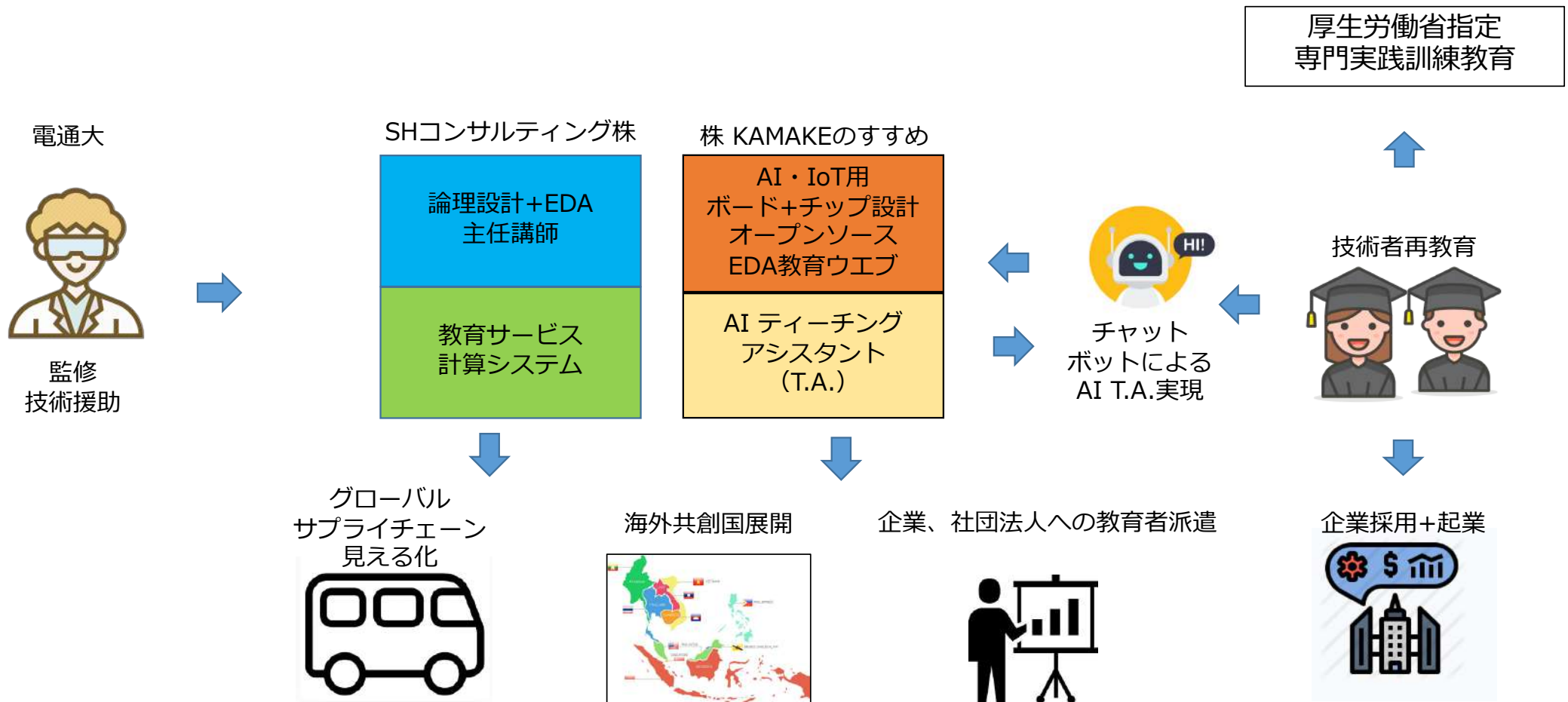
論理規模：302KG（使用率：53%）

周波数：80MHz @typ（最適化せず）



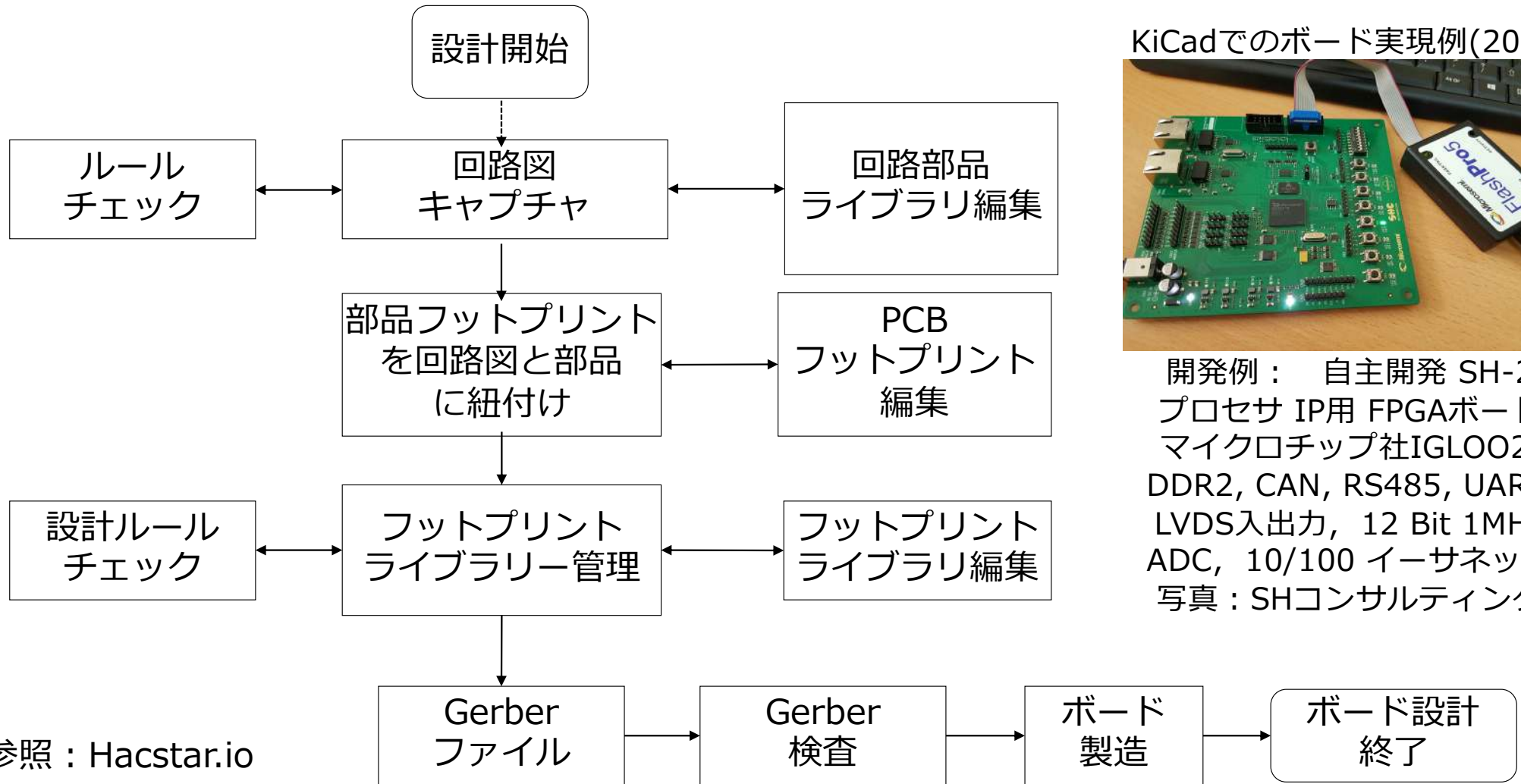
出展：電通大、東大VDEC

オープンソース EDA ツール 電子設計者育成 (2021-)



2021/4/28

オープンソース ボード設計 ツール KiCad



KiCadでのボード実現例(2019)

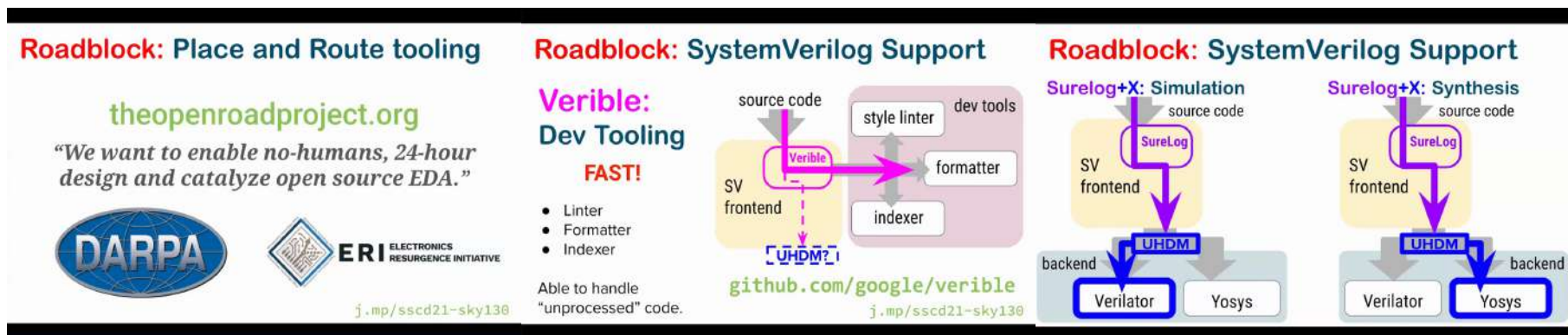


開発例： 自主開発 SH-2
プロセッサ IP用 FPGAボード
マイクロチップ社IGLOO2,
DDR2, CAN, RS485, UART,
LVDS入出力, 12 Bit 1MHz
ADC, 10/100 イーサネット
写真：SHコンサルティング

参照：Hacstar.io

オープンソース EDAツールの利点

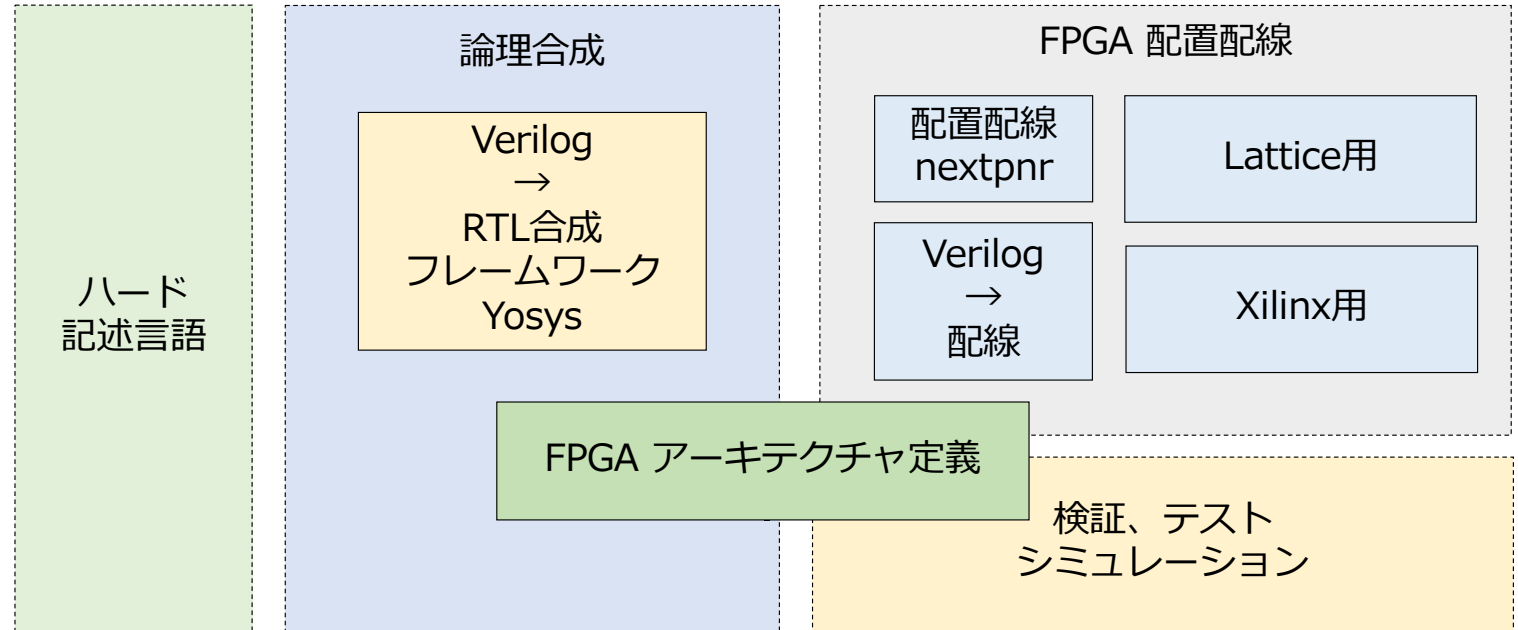
- 商用ツールに比較して処理速度が速い。
- 誰でもがコードの見直しをできる。
- ツール間インタフェースがリーゾナブルな所に落ち着く。
- つまりオープンソースなので、誰でもが全体のコード見直しができる。



オープンソース FPGA ツール Yosys nextpnr がなぜいいか？



Wolf氏
オーストリア在



ソフト、システムを含めてRTL→FPGAを設計できるオープンソースFPGAツールが存在する。商用ツールに比較して2つ利点がある。①フリーライセンスなので設計環境をコンテナに入れ複製が可能。②論理合成時間が商用ツールに比較して50分の1 ③商用システムにこれを利用すると何かネックがあるのかは、これから判明する。

グーグル社が半導体設計を「民主化」 Tim Ansell氏

- チップ設計を「民主化」するには、IP、EDA、PDKの3つをオープンソースにしなくてはならない。
- 「民主化」に至るための「隘路」をグーグル社の資金を使って各個撃破していく。
- 「最後の1ナノメートルまで」「守秘契約を1つも締結しなくてもチップ設計試作（量産）できるようにする。
- ソフト設計と同じように守秘契約なしにハード設計ができるようにする。

Timothy Ansell

Roadblock:
Manufacturable
PDK
j.mp/sscd21-sky130

Fully open source,
manufacturable,
PDK for 130nm process!
With no-cost MPW shuttle program...
Tim "mithro" Ansell <ansell@google.com>
j.mp/sscd21-sky130

PDk Release
June 30, 2020
github.com/google/skywater-pdk
No NDA, nothing to sign, just clone
and run: make timing
google/skywater-pdk
Some larger bits in submodule on foss-eda-tools.googleusercontent.com
Google CLA require to contribute to repository
j.mp/du20-sky130

IP Libraries
EDA Tools
PDK Data
ASIC
efabless
Ravenna
FOSS RTL
FOSS Tools
X-Fab 180nm PDK
j.mp/sscd21-sky130

Paper @ ICCAD20 -
j.mp/iccad20-goog-miss-paper
Updated version of ICCAD20 talk
j.mp/sscd21-sky130

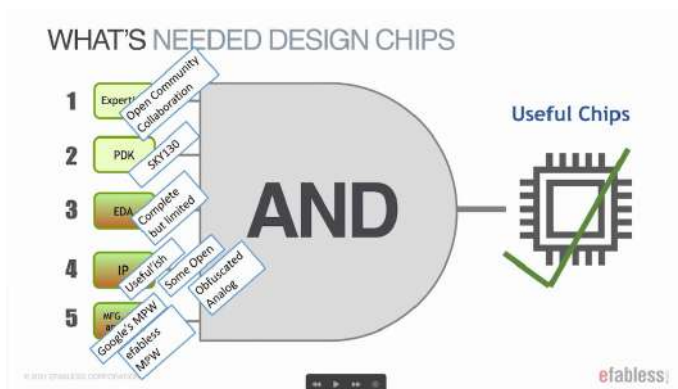
License - Apache 2.0
THE APACHE SOFTWARE FOUNDATION
open source initiative Approved License
j.mp/sscd21-sky130

2021/4/28

eFabless社 設立趣旨



1. 設計者
2. PDK
3. EDA
4. IP
5. シェアード試作量産

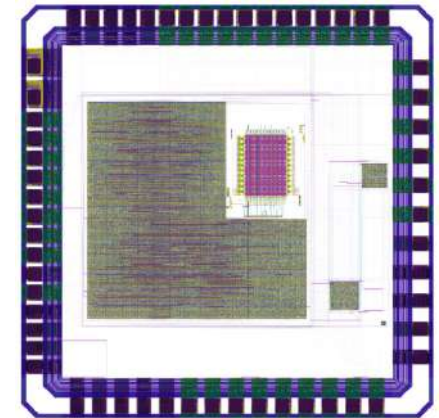


- 私たちはイノベーションから「ノー」を取り除きます。
- 知性を持つ製品を企画設計するプロセスを簡素化。
- すべての人が利用できるようにする。
- イノベーターのためにグローバルな市場を作り、熟練設計者と満たされていない真のニーズを持つ顧客を結び付けます。
- アナログおよびミックスドシグナルICおよびIP開発と商業化のあらゆる側面に適用するオープンコミュニティイノベーション・プラットフォームとする。
- 設計者が企画定義し、開発し、協力し、いじくり回し、収益化する手段を与えます。
- 「ガレージにいる2人」を半導体業界に呼び戻します。

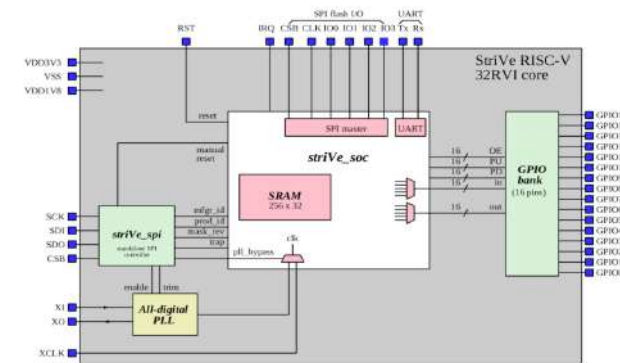
オープンソース プロセス開発キット SKY130

DARPA、グーグル社、スカイウオータファブが共創

- 米国DARPAの支援も受け、グーグル社は「最後の1ナノメータまでオープンソースに！」というスローガンを掲げ、守秘契約にがんじがらめにならずともチップ試作製造ができるインフラを作ろうと試みている。
- 旧サイプレス社の130nm製造プロセス使用权を得て、スカイウオータファブとグーグル社がファブ用オープンソースプロセス開発キットを自主開発する。
- 当面、ASIC用を目指す。標準セル、標準I/O、高密度RAMセルを実装。2021年にRAMコンパイラ、ROMコンパイラ、フラッシュコンパイラ実装をスタート。アナログ設計キットも公開するとしている。
- プロセス開発キット 立ち上げ ビークルとして、無償シャトルサービスを展開している。無償ファブを使用した場合、設計情報をオープンソースにすることを条件としている。
- 商用ファブとしてSKY130を使用できる。（費用100万円くらい）



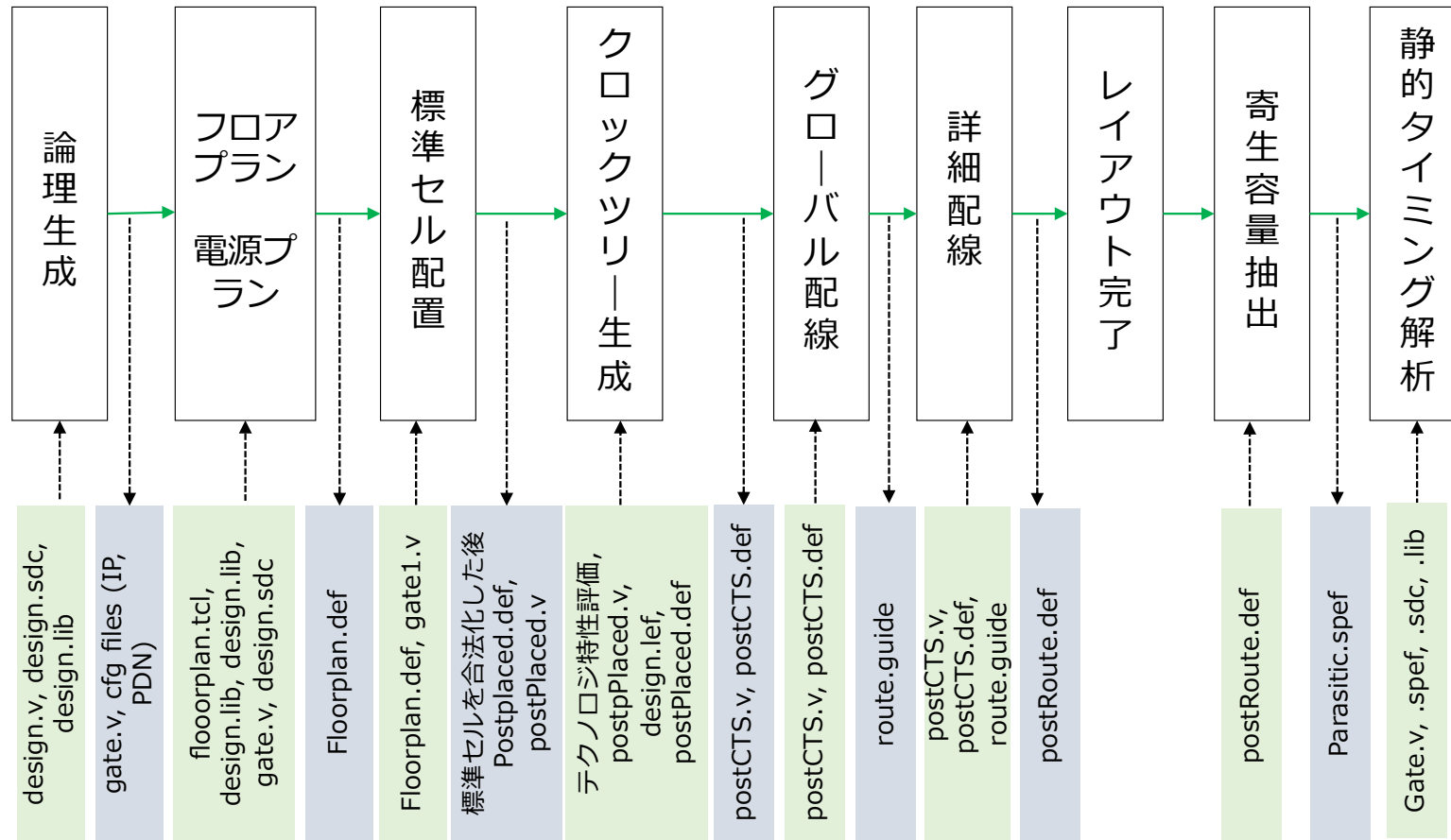
SKY 130オープンソース PDKによるRISC-V IoTチップ設計例



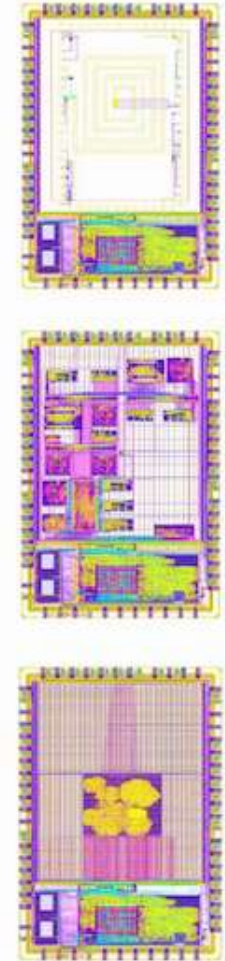
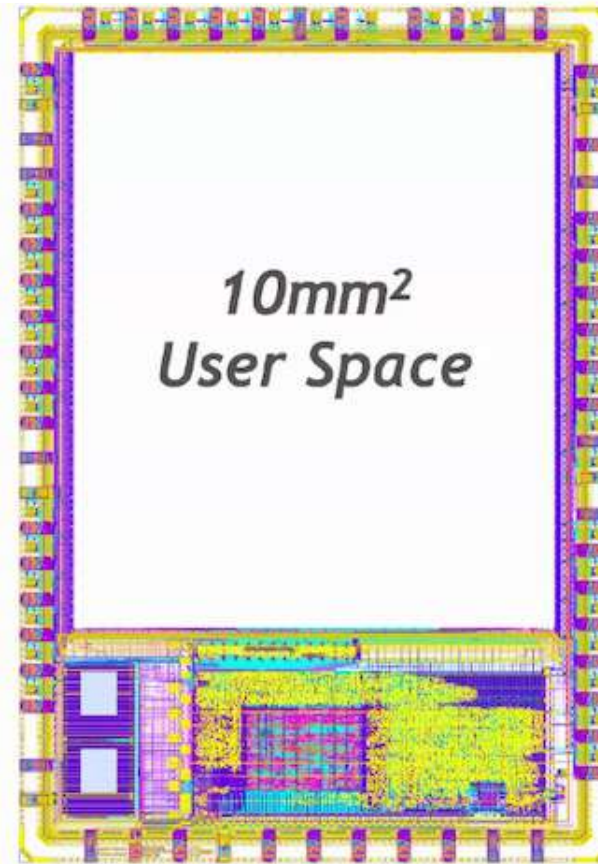
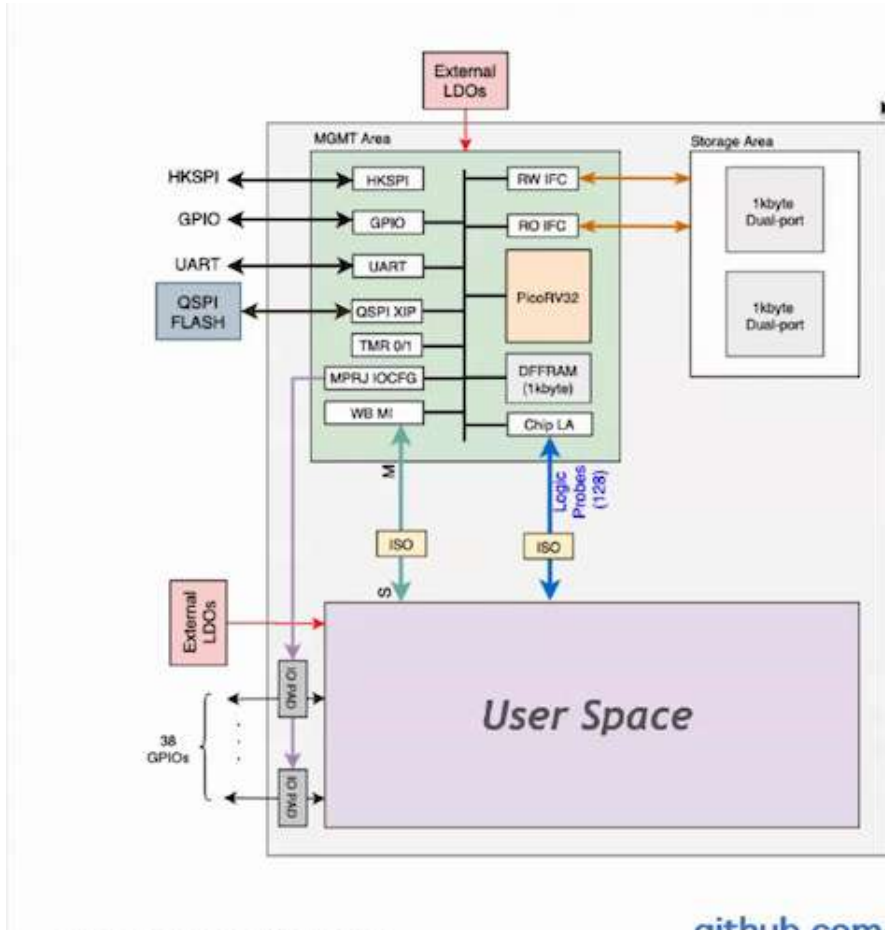
米国ミシガン州 スカイウオータファブの130ナノメータをターゲットとしたオープンソースプロセス開発キットで作ったRISC-V IoTチップ

OpenROADによるデジタル設計フロー

出展 : j.mp/du20-sky130



SKY130 キャラベル ハーネス SoC eFabless資料より



github.com/efabless/caravel

本研究の一部は、国立研究開発法人新エネルギー・産業技術総合開発機構（NEDO）「高効率・高速処理を可能とするAIチップ・次世代コンピューティングの技術開発／革新的AIエッジコンピューティング技術の開発／セキュアオープンアーキテクチャ基盤技術とそのAIエッジ応用研究開発」の委託業務（JPNP16007）の結果得られたものです。

