

# デジタル回路設計と コンピュータアーキテクチャ [RISC-V版] のすゝめ

*Digital Design and Computer Architecture, RISC-V Edition*  
Sarah L. Harris, David Harris

デジタル回路設計と  
コンピュータアーキテクチャ  
[RISC-V版]

サラ・L・ハリス、デイビッド・ハリス  
天野英晴、鈴木 貢、中條拓伯、永松礼夫 訳

鈴木貢@国立感染症研究所  
天野英晴@慶応大学  
中條拓伯@東京農工大学



# 鈴木について

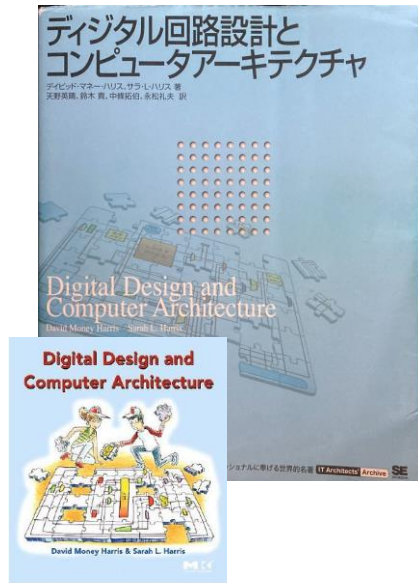
- 電気通信大学：学部（1985.4 計算機科学科）  
～博士後期（1995.3 情報工学専攻）
- 電気通信大学：助手（1995.4～2008.3）
- 島根大学：准教授（2008.4～2021.8）
- 国立感染症研究所：室長（2021.9～）

- 本職：プログラミング言語の設計と実装
- 余技：秋葉でトラ技な仕事、予研時代の感染研で画像処理システム構築
- 遊んだアーキ：PDP-11, PDP-8, COSMAC, Z80, 6800, 6502, 6809, 68K, x86, MIPS, SPARC, ARM, AVR, …… ,RISC-V

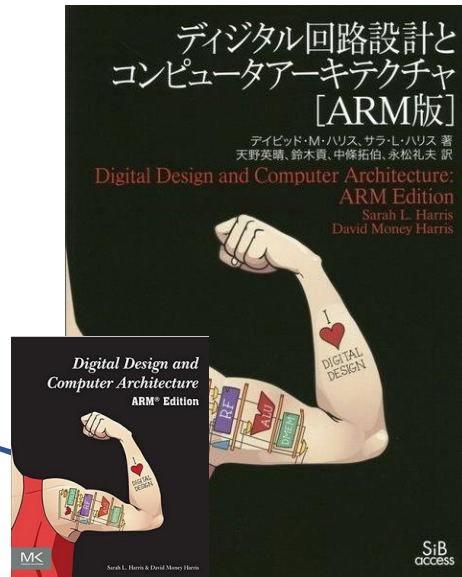


# デジタル回路設計とコンピュータアーキテクチャ (H&H or DDCA)

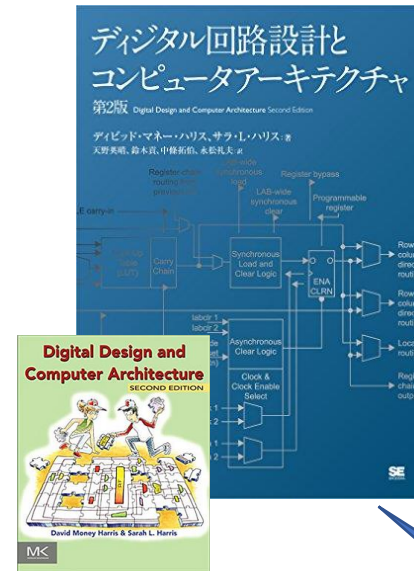
MIPS第1版  
(2009.8)



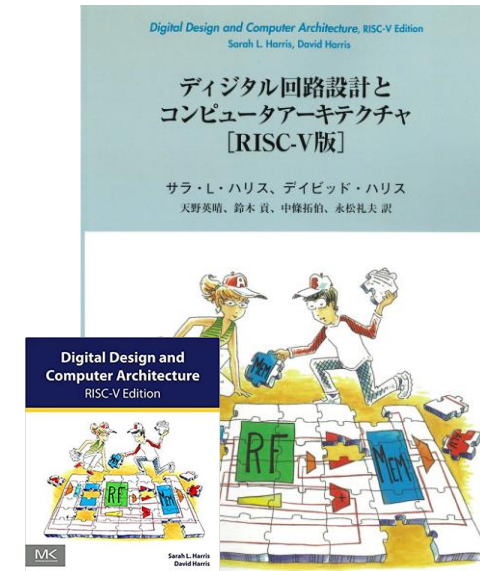
ARM版  
(2016.4)



MIPS第2版  
(2017.9)



RISC-V版  
(2022.6)



傾向：  
MIPS版がD&Sで  
それ以外がS&D

Sarah & David

David & Sarah

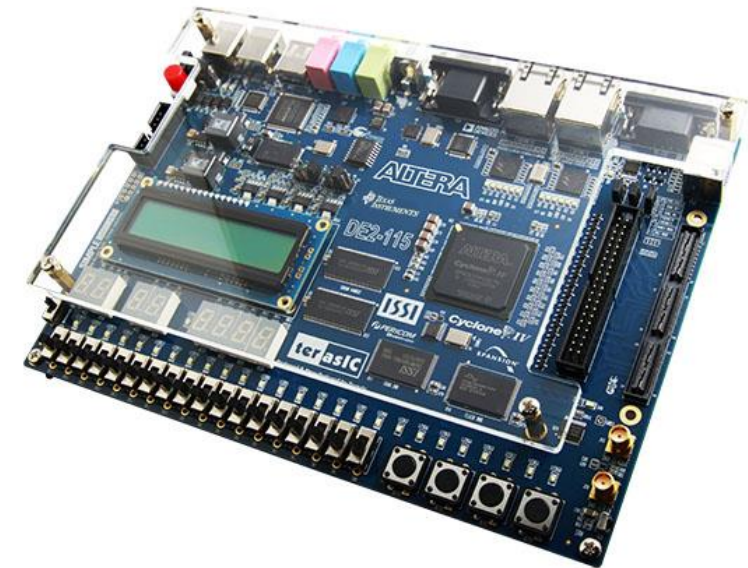
# 個人的に最初はRISC-Vを避けてました

4<sup>th</sup>から我々が訳してます

- ヘネパタ5thの日本語版が出て少し経ったころ（2014年夏）に著者から「6thはRVで話をする。ご意見頂戴」というRFCがあった。それに対して「教育現場ではMIPSで教材ができているから先生が困るかも」と意見を返した
- 「パターソンの学生の仕事だから、SPARCから悪評のレジスタウィンドウとディレイスロットをとった、単なるMIPSライクだろう」とデータシートも見ないで決めつけていた
- アーキテクチャ教育といえはMIPSだろ！  
そして
- H&HのARM版が出てHDLや付録が充実してた
- ARM版のリソースを使ってMIPS第2版は拡充した

# H&HはARM版とMIPS版で打ち止め？ と書いてました

- ARMはマイクロコントローラからPCまで32ビット以上のアーキテクチャを席卷。  
ラズパイ2000円でリア充
- ARMの64ビット版はMIPS風
  - Predicate：分岐と条件つきロードのみ
  - レジスタ：32本（ゼロレジ含）
  - 3-address, 独立PC,
  - 条件コードレジスタ以外はMIPS
  - A32とは別物
- MIPSは版権が流転してリア充にはFPGA
- リア充を求めなければMIPS第2版で



# 島根大ではリア充求めず MIPSで良いはずだったのに

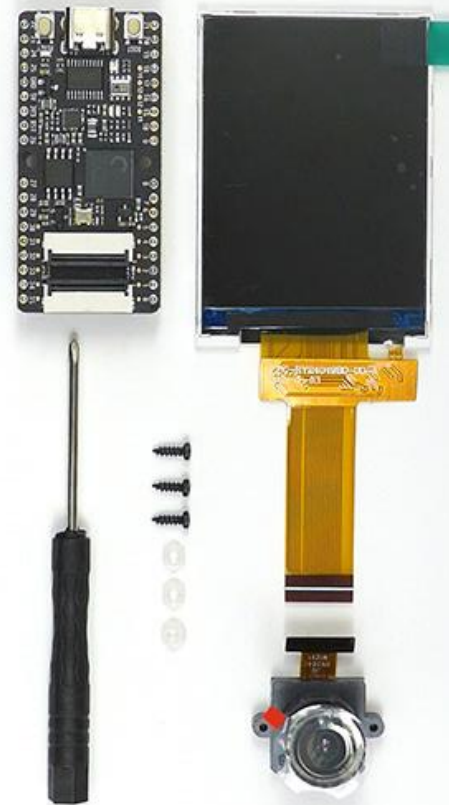
- 鈴木の前同僚（H先生）@島根大（H&Hを教科書採用）
  - MIPS第1版の4章（HDL）がSystem Verilogでないのが嫌なのだけど、ARMはアーキテクチャの敷居が高い
  - 「鈴木さん、MIPS第2版が出ているよ」→出せば使ってくれることを約束して、SE社から出版
  - 彼が別の大学に移籍する前（2021年1月頃）に「H&HのRISC-V版が出るのかなあ？」→翻訳が出たら使いたげ
- 速攻で著者に「RV版出すの？」
  - 「今頑張っていて、2021年夏には出るよ」
- 天野先生にメールをforwardして、プロジェクト開始

教育界でもRVが浸透中

# 中華ガジェットでも使われていた (有名なFreedom E310やWDのSweRVだけでなく)

- Kendryte K210 (3000円でLCDとカメラ付きの画像認識マシン用SoCのプロセッサ)
- SiFiveのボードを買わなくてもリア充できた (鈴木)

これからはRISC-V  
なのかなあ



# 強力なエバンジェリストが・・・追い打ち

- H先生の後任 = Riaz-Ul-Haque Mian先生：RVでDecimal arithmeticの人
- もちろんRVのエバンジェリスト
- 「MIPSベースでやっている島大のアーキ教育をRVに切り替える」と宣言

というわけで訳本を後学期に間に合うように出すと約束してしまった

(毎年50部は売れるしね) →5/30に1冊を送りました

1年後期時間割

	月	火	水	木	金
1			シサ材教		シサ材教
2			(英語)		(英語)
3	シサ材教		シサ材教	シサ材教	シサ材教
4	データサイエンスI		(英語)	Rubyプログラミング	(英語)
5					
6					
7	シサ材教	シサ材教			シサ材教
8	健康スポーツ	基礎データ構造演習			オブジェクト指向プログラミング
9	シサ材教		シサ材教	シサ材教	シサ材教
10	コンピュータハードウェア基礎		(プロジェクトセミナーI) (理工特別コース・専門教育科目・必修)	記号論理学	アプリケーションプログラミング演習



# H&H RV-edの章立てと作業 (鈴木担当)

- 1章 (ゼロからイチへ) →差分パッチ
- 2章 (組み合わせ回路設計) →差分パッチ
- 3章 (順序回路設計) →差分パッチ
- 4章 (ハードウェア記述言語) →差分パッチ
- 5章 (デジタルビルディングブロック) →差分パッチ
- **6章 (アーキテクチャ)** →全面的に訳しなおし
- 7章 (マイクロアーキテクチャ) →ほぼ訳しなおし
- 8章 (メモリシステム) →差分パッチ
- **9章 (組み込みI/Oシステム)** →半分訳しなおし
- **付録B (RISC-V命令セット概要)** →新規
- **付録C (C言語プログラミング)** →差分パッチ

親切な論理設計の教科書

MIPS版では1つの章

6章と7章の書きっぷりからこの本の態度を垣間見る

# 「6章 アーキテクチャ」の構成

- 6.1 初めに
- 6.2 アセンブリ言語
- 6.3 プログラミング
- 6.4 機械語
- 6.5 ライト, カメラ, アクション: コンパイル, アセンブル, ローディング
- 6.6 こまごました話題 → 主に例外の話
- 6.7 RISC-Vアーキテクチャの進化 → MIPS版にはない. ARM版から
- 6.8 もう1つの視点: x86アーキテクチャ
- 6.9 まとめ, 演習問題, 口頭試問

} MIPS版では逆,  
ARM版と同じ順序

# やっぱり教科書だから

( The RISC-V Instruction Set Manual に比べて)

- 語長をXLENとしないで32に固定
- 「符号付でも符号無でも乗算の結果の下位半分は同じ」という説明がある。(ARM版までは証明付き訳注で補っていた)
- 著者は即値のエンコーディングにご執心なのは？  
→即値エンコーディングを人間にわかりやすい並べ方にする場合との必要ロジックを比べさせる演習問題
- 即値の拡張が符号拡張だけで済み、即値フィールドの最上位が1の時に上位ビットを補正する話も例を使って説明している

# 7章 マイクロアーキテクチャの構成

7.1 はじめに

7.2 性能解析

7.3 単一サイクルプロセッサ

7.4 マルチサイクルプロセッサ

7.5 パイプラインプロセッサ

7.6 HDL記述

7.7 進んだマイクロアーキテクチャ

7.8 現実世界の側面：RISC-Vマイクロアーキテクチャの進化

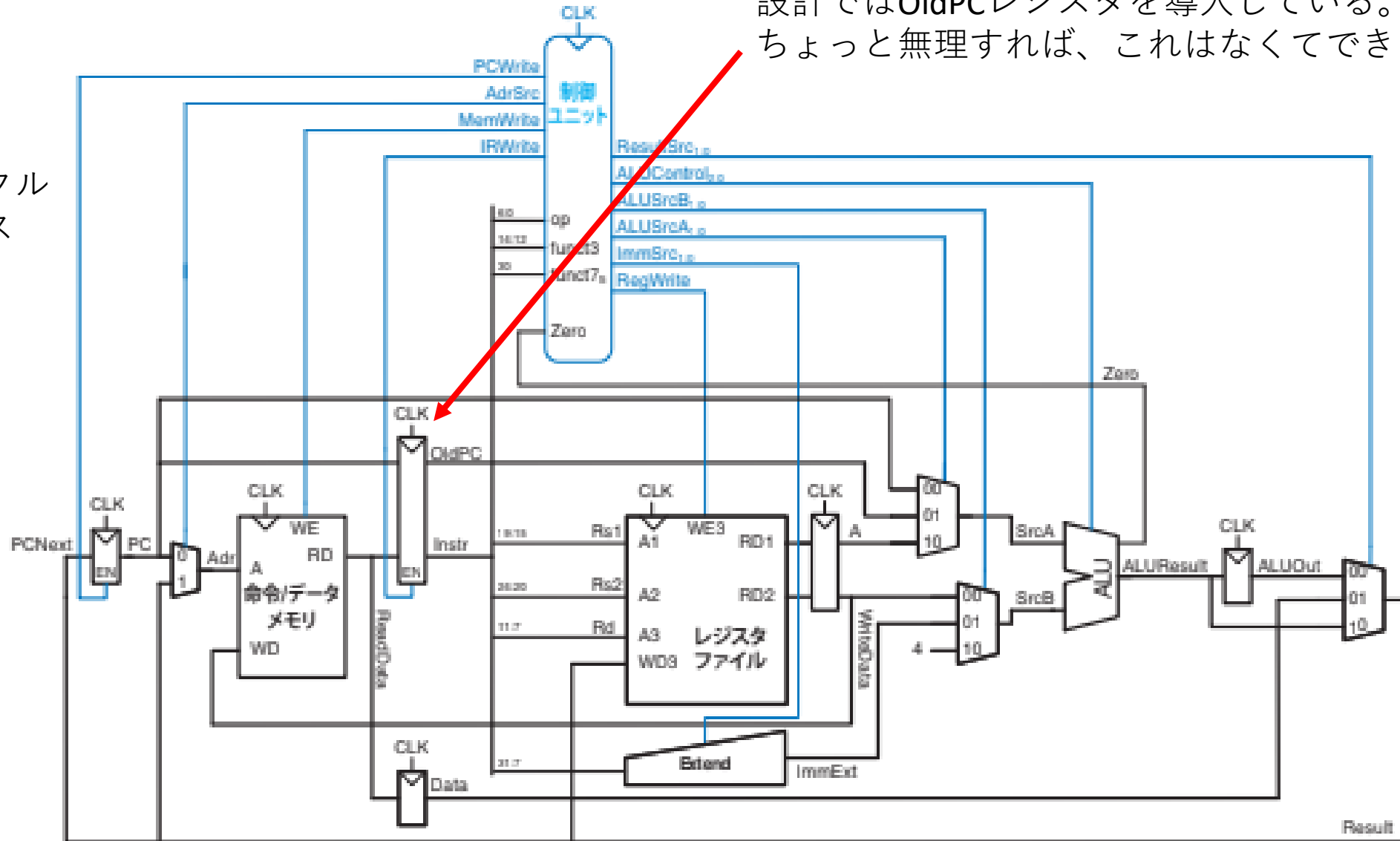
7.9 まとめ

- 節構成はMIPS版、ARM版と同じ
- アーキテクチャ要素から組み立てていき、順に命令を実装していくスタイルも同じ
- System VerilogとVHDLの記述が対比されて付いているのも同じ
- ARM版ほど設計に無理が感じられない
- 無理のない設計にしているようだ（ARM版の反動か？）

# 無理をしない設計の例 1

MIPS, ARMと違ってRISC-Vは分岐の起点がPC+4ではなく、PC。これを実現するために、マルチサイクル設計ではOldPCレジスタを導入している。ちょっと無理すれば、これはなくてできるのだが、

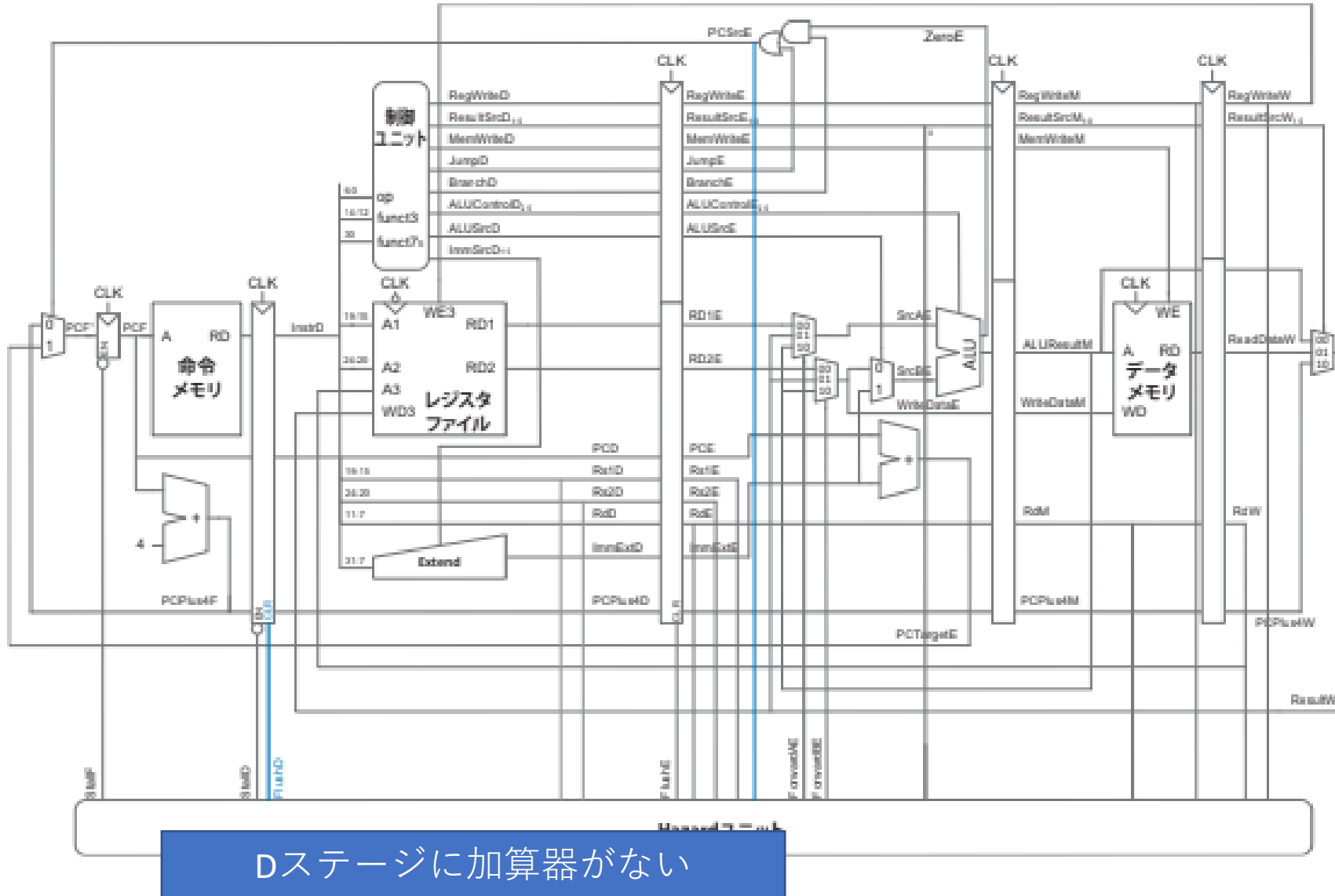
マルチサイクルのデータパス



# 無理をしない設計の例2

ヘネパタ第1版以来の、分岐をDステージで専用加算器を使って行う方針を捨てている。  
 Predict-not-takenを使って、分岐時は2命令をフラッシュする。このため結構性能が低下する

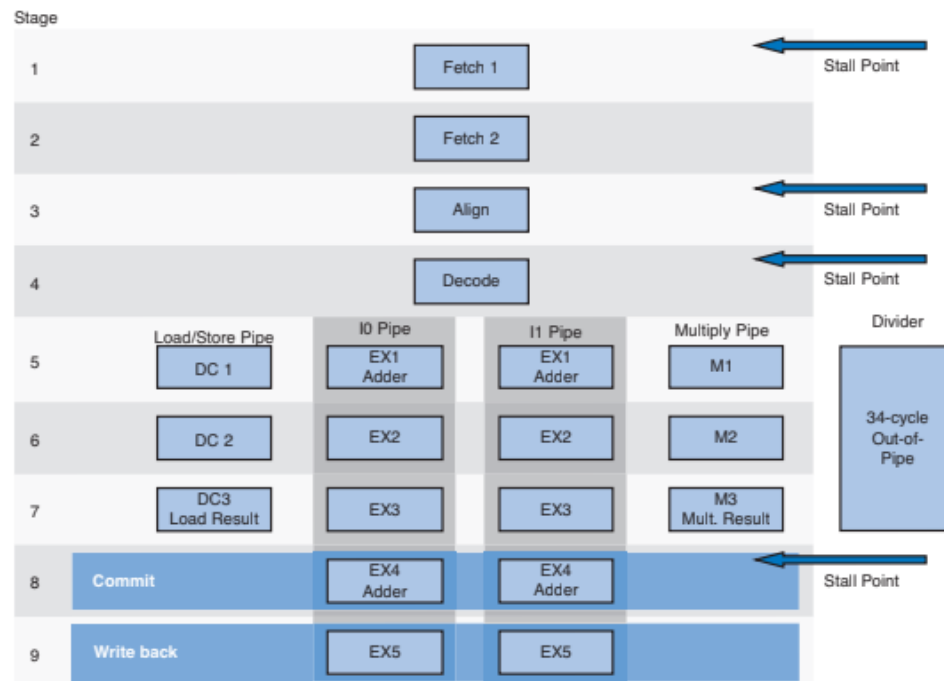
パイプラインの  
データパス



Dステージに加算器がない

# 現実世界の状況： RISC-Vマイクロアーキテクチャの進化

- RISC-VはIntel x86（MIPS版）、ARM（ARM版）ほど商用マシンがない
  - SiFive社のFreedom E310 core
  - Western Digital社のSweRVコア



SweRV EH1の9ステージパイプライン  
Imagination TechnologyのRV-FPGAで無料で  
実装キットが公開されている

# まとめ

- 即値とレジスタジャンプの合理化で、故 中川圭介先生のRJ32を思い出した
- 説明の親切さと理解しやすさに振っているのが、教科書指向
- IBMのCocke論文の結果に基づいて（いるのかなあ？）、合理的なビット割になっているRISC-Vは実用性が高いが、教科書ではその辺にも触れて欲しかった
- 多分6章はARM版と同じ著者（Sarah?）が書いたと思われるが、MIPS版よりも丁寧で分かり易く、ARM版よりも熱い

リア充を求めるMIPSやAlphaの親派とARMに疲れた人は  
RISC-Vにいらっしやい