

RISC-V Days Tokyo 2022 Autumn

ヘテロジニアスなエッジAIプロセッサ

AiOnIc[®]



2022年11月17日

ArchiTek株式会社

取締役 CMO 黒田 剛毅

会社概要

創業者の経歴とArch iTekの成り立ち



パナソニック時代

3D ワークステーション ゲーム機器 ナビ 携帯電話 DIGA VIERA

Arch iTek

J-Startup に選定

LSIで実証

柔軟かつ高効率な
独自アーキテクチャの考案

NEDOプロジェクトでLSI化

自社LSIを開発

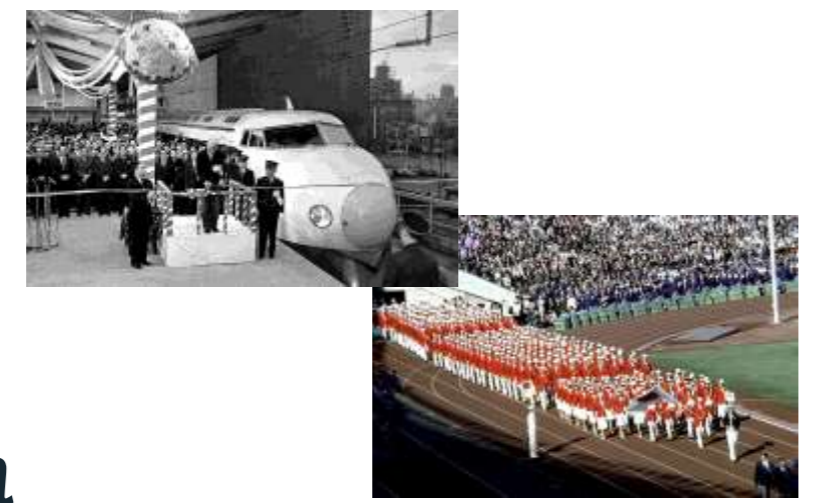
AiOnIc®



創業者



高田周一
1964年生まれ



Arch iTek
 Architecture + Technologyからの造語
aIPE (Arch iTek Intelligence® Pixel Engine)
 柔軟かつ高効率な当社独自のアーキテクチャ(基本構造)
AiOnIc®(アイオニック)
 aIPE技術を搭載したLSIの名称

ArchiTekのビジョン

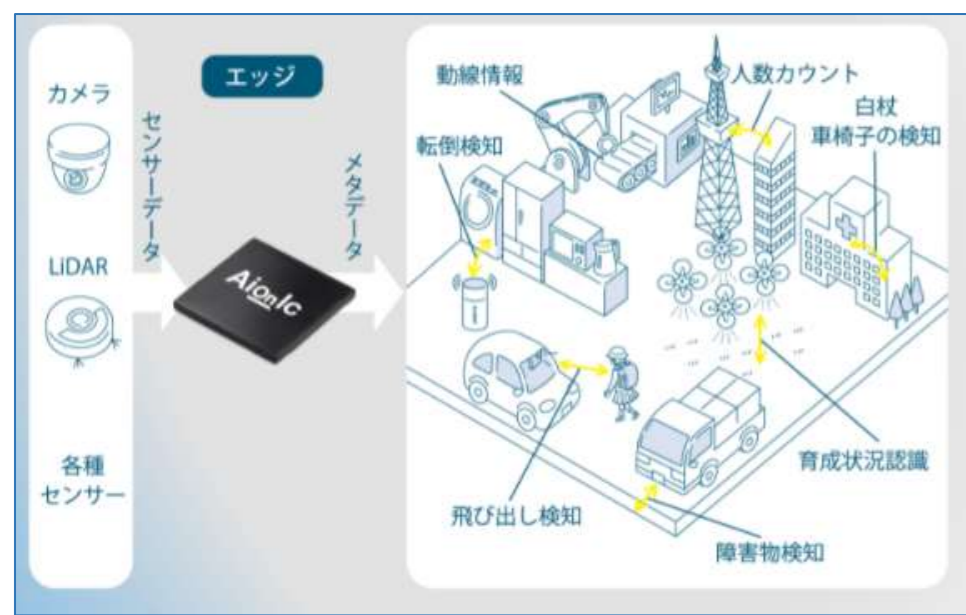
ArchiTekの理念・ビジョン



シンプルで美しい技術開発により、 世界のより良いくらしと社会の発展に貢献する

世界中の人々が**安心して快適**に過ごすことができる世界を実現

カメラなどの**センサーの頭脳**としてAiOnIc[®]を
搭載してヒトの**五感**を補完・拡張

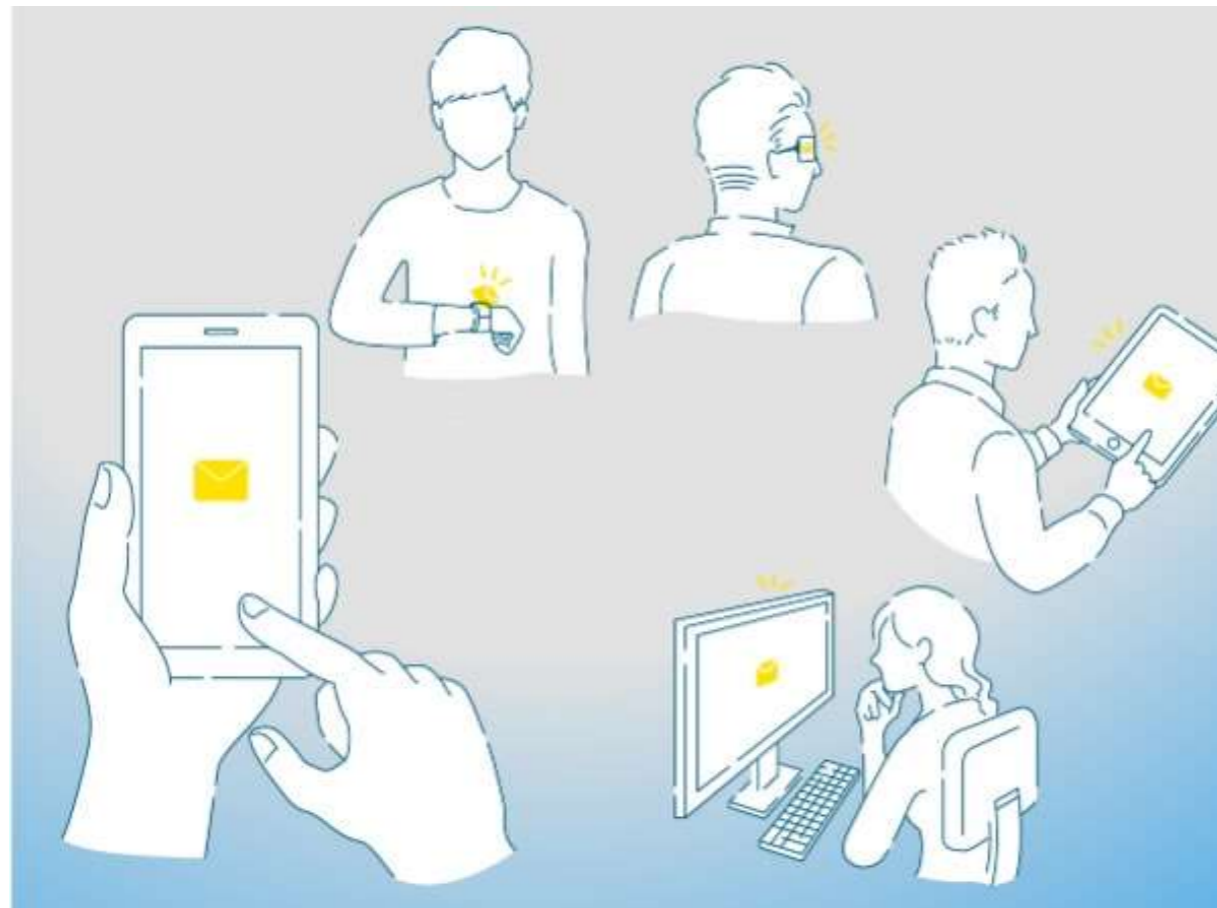


センサーが賢く連携して**社会問題を解決**



ArchiTekの事業領域

従来の用途



事業領域：**ネット**を介した**人**の営み
 ニーズ：**早く、速く、楽に、便利に**
 データ処理：**クラウド (Web2.0)**

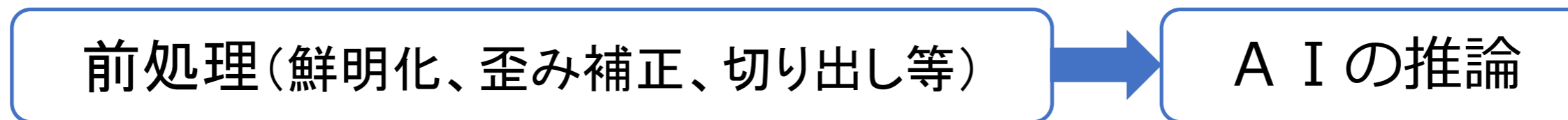
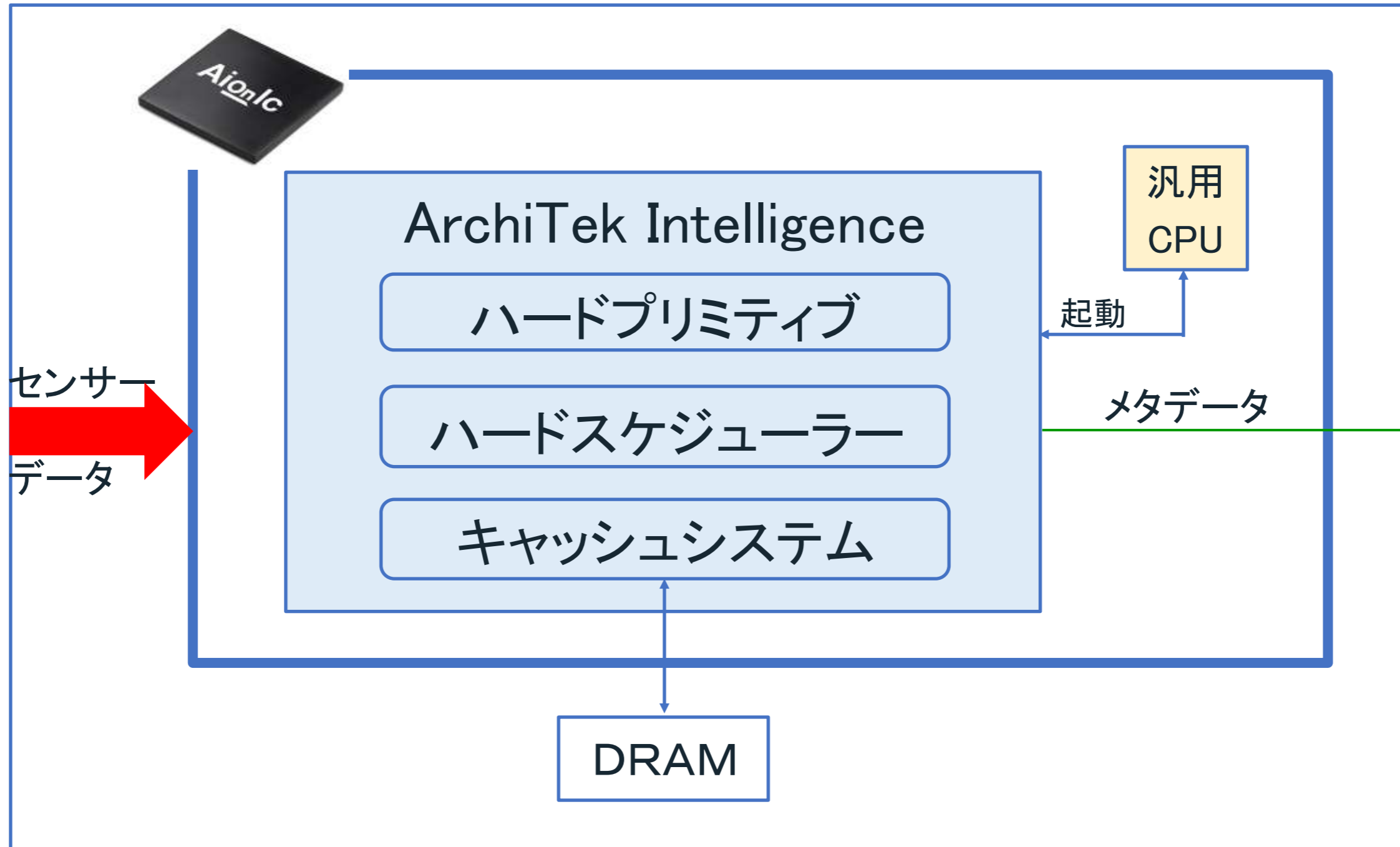
ArchiTekが拓く用途



事業領域：**地球上のすべての**営み
 ニーズ：**認知・認識・判断を軽く早く**
 データ処理：**エッジ、エンドポイント (Web3.0)**

ArchiTekのソリューション

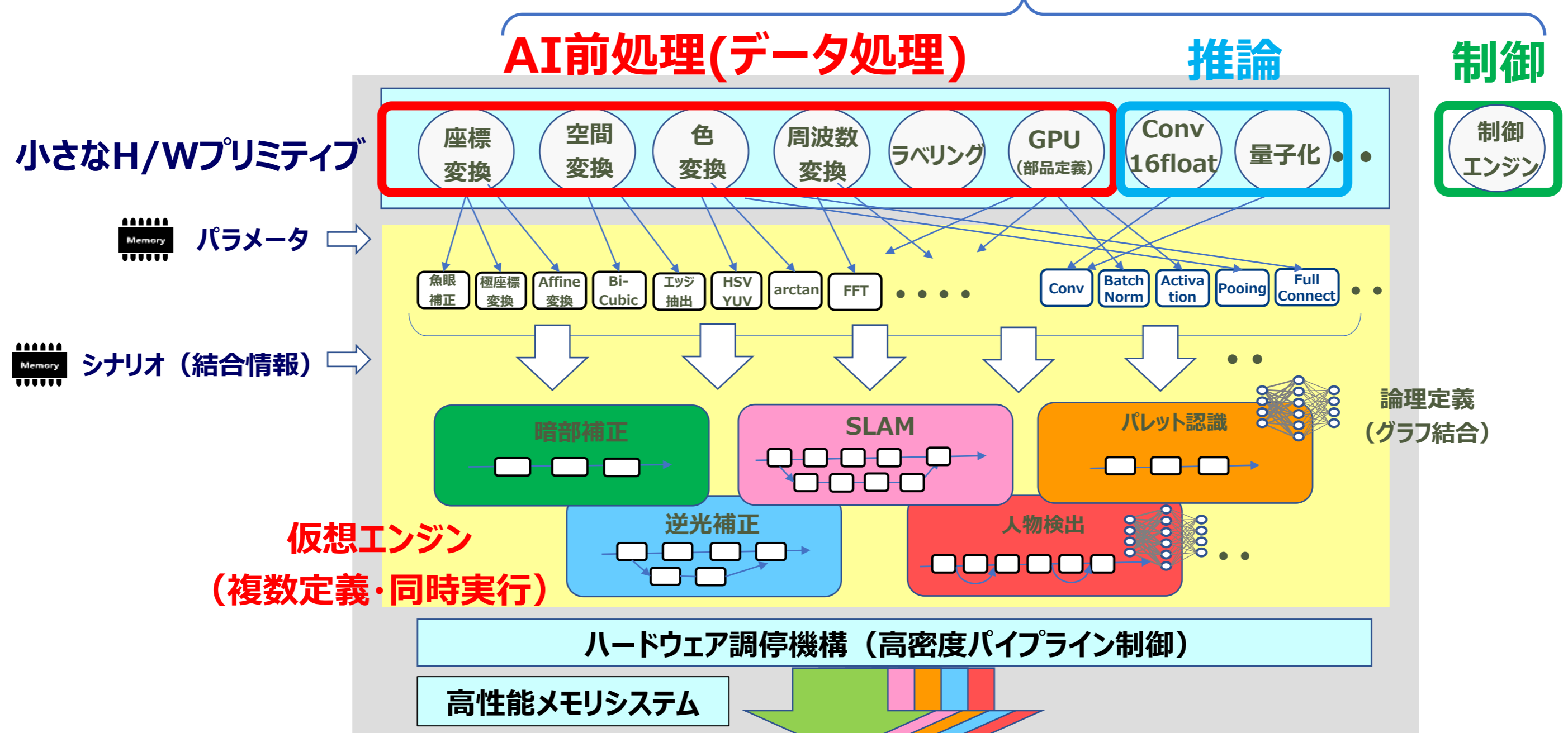
- カメラ
- LiDAR
- マイク
- 加速度
- ソナー
- 各種センサー



国産アーキテクチャー

仮想エンジンアーキテクチャ

AI前処理⇒推論⇒制御をエッジでコンパクトに実行



小さなH/Wプリミティブ

Memory パラメータ

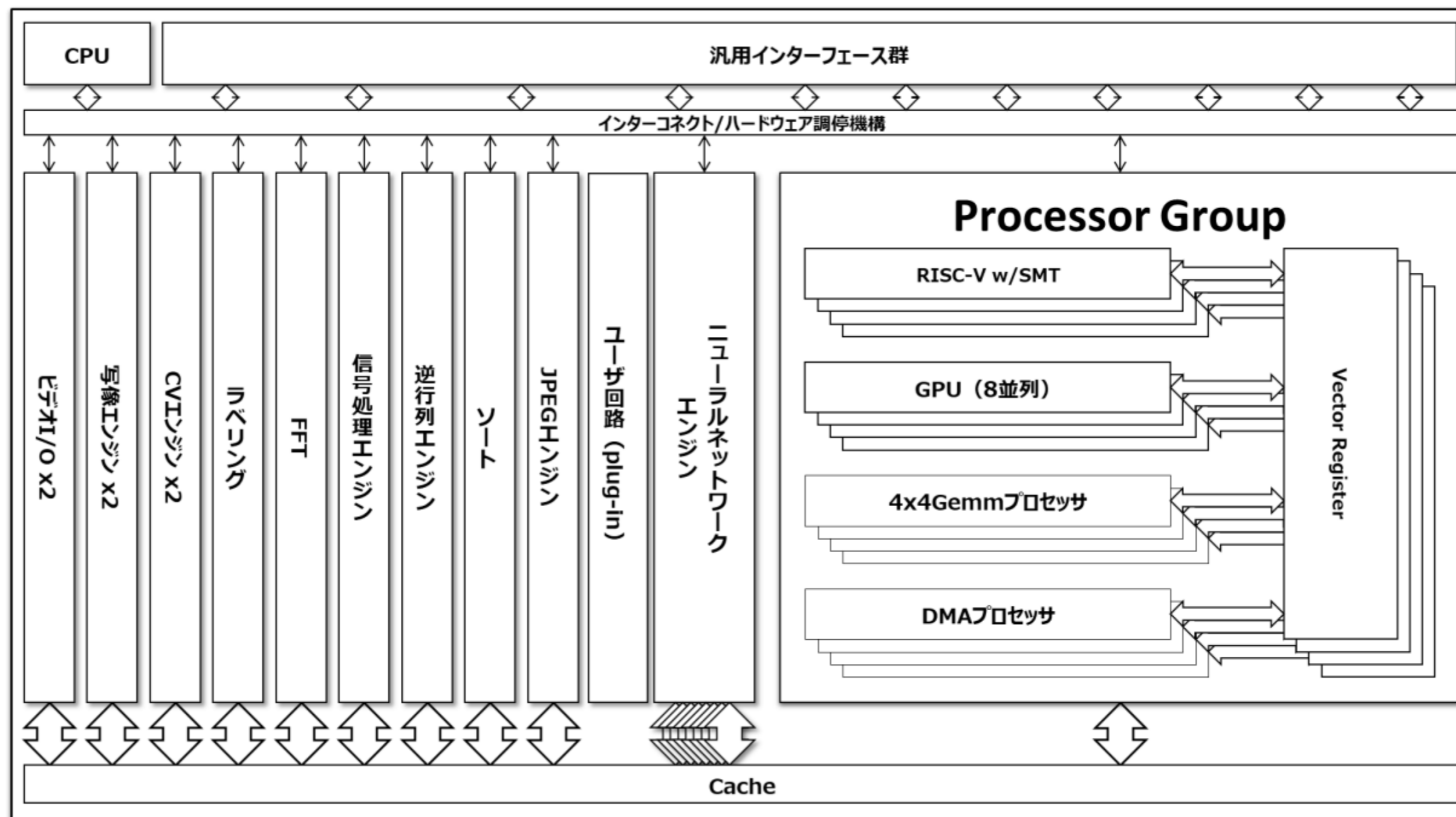
Memory シナリオ (結合情報)

仮想エンジン
(複数定義・同時実行)



ヘテロジニアス (heterogeneous)

AiOnIc[®]はヘテロジニアス・アーキテクチャー



ヘテロジニアス (heterogeneous)

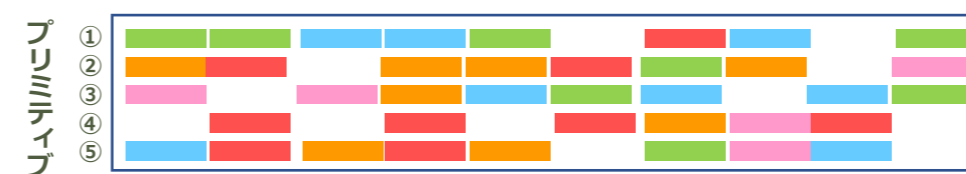
処理ごとに最適化された異なるアーキテクチャーのプロセッサを効率よく実行するソリューション

ハードウェアでありながら柔軟（≠DRP）

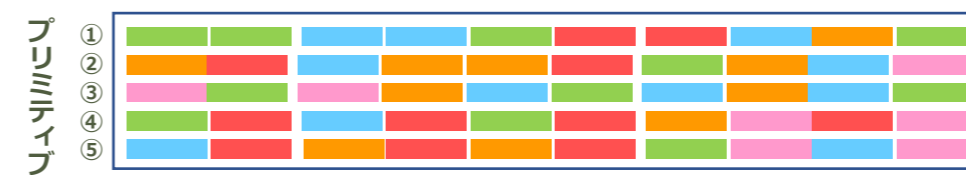
ソフトウェアの様にハードを組み替え可能な独自アーキテクチャー



	Architecture	Low Cost	Flexibility
ASIC		✓	
GPU			✓
aIPE		✓	✓

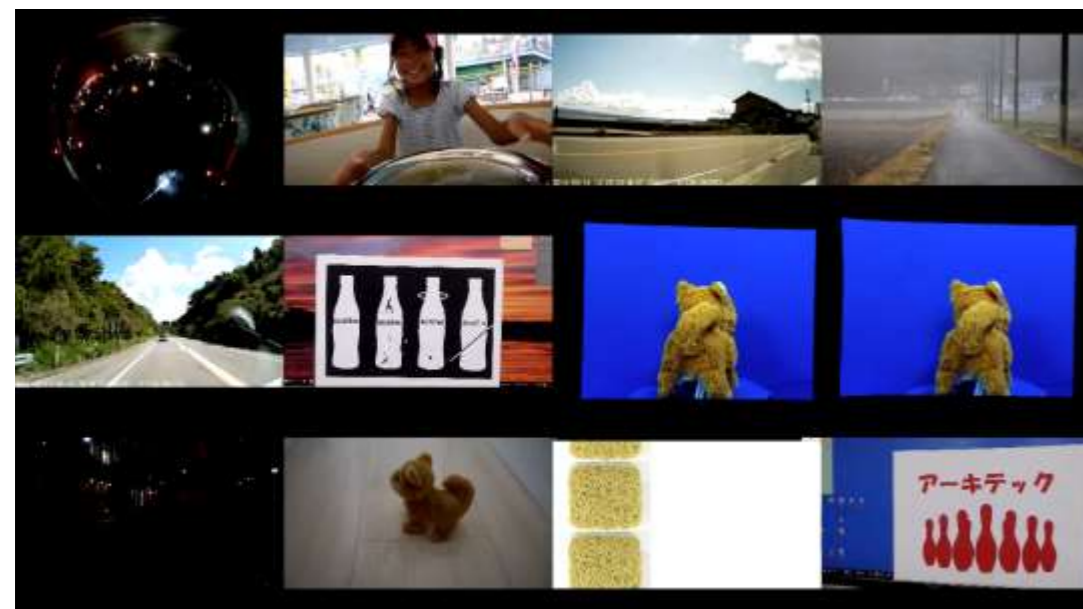


ハードウェア・スケジューラーによる
ナノ秒単位の調停で高効率を実現

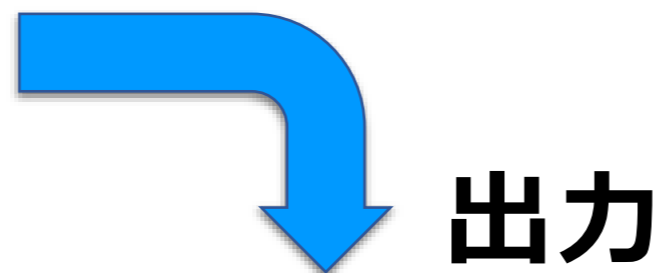


高い電力効率

複数の画像処理の並列実行






オリジナル動画



<https://youtu.be/Al8uLDxOdro>

AiOnIc[®]の展開

AiOnIc[®]のラインナップ

AiOnIc[®]	arima  (株)ソシオネクスト様	beppu 	chichibu 
Host CPU	arm A53	SiFive E34	arm CA5
On-Chip Memory	1MB SRAM	8MB SRAM	8MB SRAM
DRAM Interface	32bit DDR4	16bit DDR4	16bit LPDDR4
Camera Interface	MIPI CSI-2	8bit parallel	MIPI CSI-2
I/O Interfaces	USB3.0, DDR4, HDMI, SD	DDR4, Ethernet, UART, I2C, I2S, SPI, QSPI, GPIO	LPDDR4, USB3.0, PCIe, UART, I2C, I2S, SPI, QSPI, GPIO
Max AI Performance	2 TOPS	2 TOPS	6.4 TOPS
Power (typical)	1.2W	0.8W	2.0W
Efficiency	1.6 TOPS/W	2.5 TOPS/W	3 TOPS/W
IC Process	TSMC 28nm	TSMC 12nm	TSMC 12nm
Package	18x18mm	12x12mm	12x12mm
Production	1Q/20	4Q/20	H2/23

第1世代 : arima (TSMC 28nm)

2020年1月末NEDO・ソシオネクスト・豊田自動織機と共同でチップを完成
電力効率は汎用GPUの**10倍以上**、処理時間は汎用CPUの**1/20**を達成




汎用GPUとの比較
AI認識処理と画像処理において
10倍以上の電力効率化に成功。

汎用CPUとの比較
自律走行台車のリアルタイム
SLAMの自己位置推定処理において
1/20の処理時間短縮に成功。

出典: CEATEC 2020 リモート出展の動画から抜粋

https://www.youtube.com/watch?v=Ol_aiQ0dboM&feature=emb_logo

この成果の一部は国立研究開発法人新エネルギー・産業技術総合開発機構（NEDO）の委託業務の結果得られたものです。

「高効率・高速処理を可能とするAIチップ・次世代コンピューティングの技術開発/革新的AIエッジコンピューティング技術の開発/進化型・低消費電力AIエッジLSIの研究開発」

CEATECへのリモート出展(2020.10.20-23)



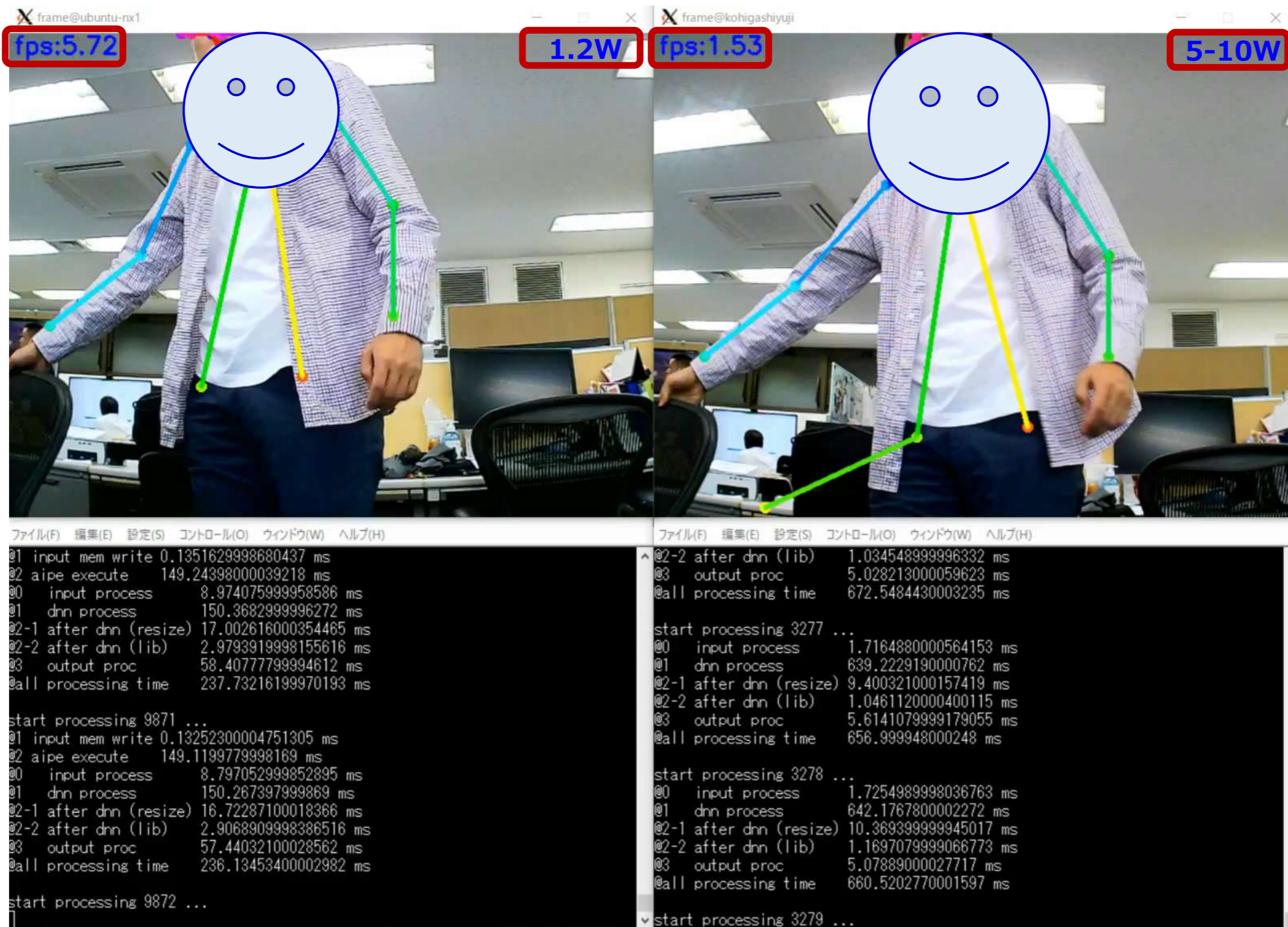
AIによる骨格推定

【arima】
5.6-5.7fps



【電力効率】

15.6



System	FPS	Power Consumption	Efficiency
arima	5.6-5.7	1.2W	15.6
N社ボード	1.5	5-10W	1

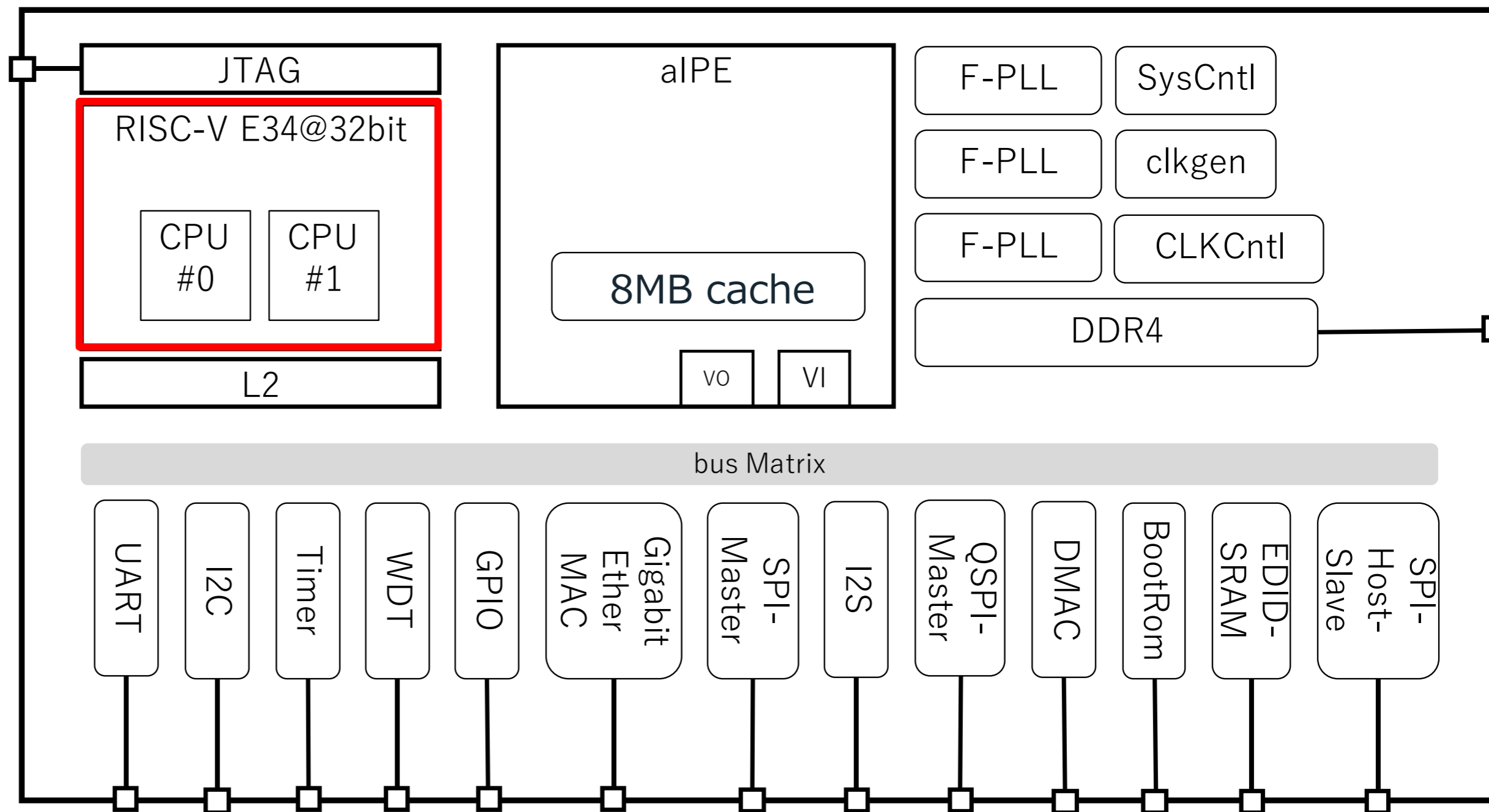
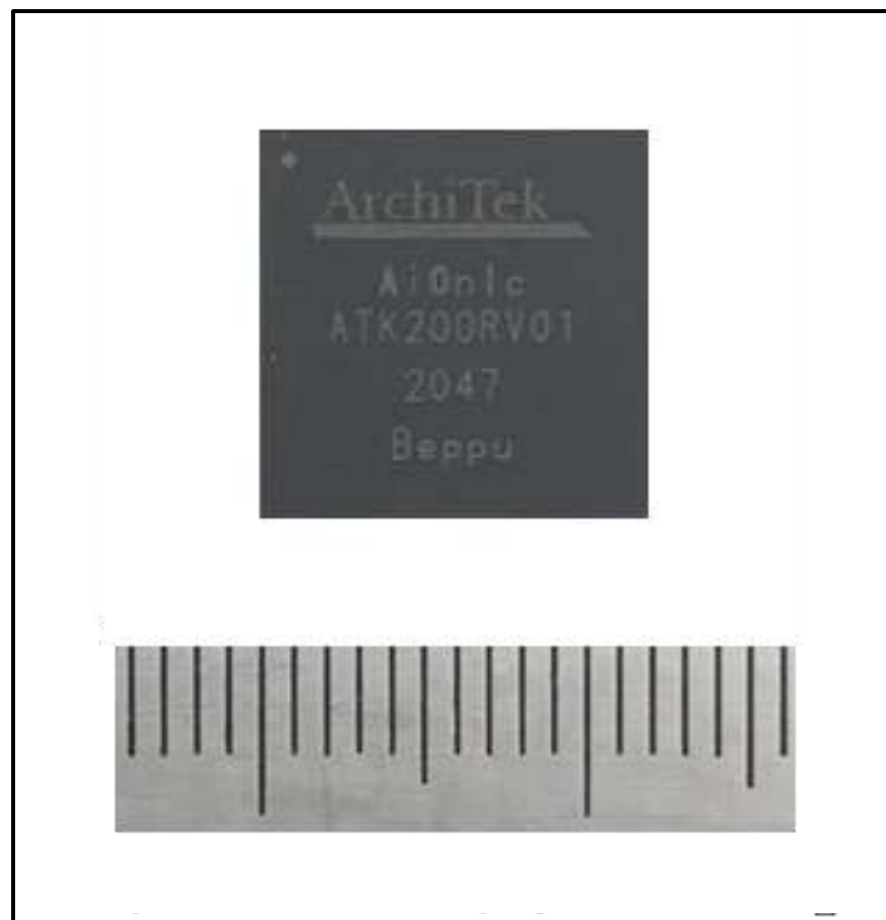
【N社ボード】
1.5fps



【電力効率】

1

第2世代 : beppu (TSMC 12nm)



SiFive社での国内初のユーザー

SiFive社のリリース

November 18, 2019

ArchiTek Select SiFive and DTS-Insight To Enable Next-Generation AI Solution Development

Use of SiFive's RISC-V Core IP Enables Low Power AI IoT Edge and End Point Devices

<https://www.sifive.com/press/architek-select-sifive-and-dts-insight-to-enable-next-generation>

EDA EXPRESSの記事

エッジAIエンジンの国内IPベンチャー ArchiTekがSiFiveのRISC-VベースIPを採用

2019年11月18日、RISC-VベースのIPコアを手がけるSiFiveは、同社の日本代理店DTSインサイトと共同で日本のAI向けIPベンチャーArchiTekとのパートナーシップを発表した。

プレスリリース

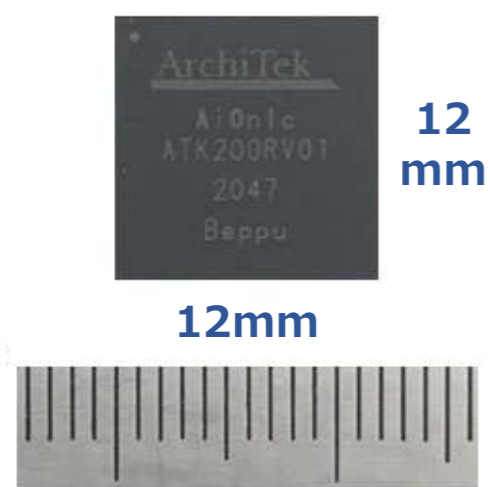
ArchiTekは2011年設立の大阪に本拠を構える日本のIPベンチャーで、「aIPE (ArchiTek Intelligence Pixel Engine)」と呼ぶエッジAI向けのプログラマブルな画像処理エンジンを開発している。「aIPE」は独自の仮想エンジン技術と独自のアクセラレーター/GPUを用いた画像処理エンジンで、汎用性の高さ、プログラミングの容易性、高性能、低消費電力、低コストと仕様上は非の打ちどころのない製品となっている。

<https://www.eda-express.com/2019/11/aiparchitek-sifiverisc-vip.html>

『AiOnIc® カメラPoCユニット』

電池駆動 & ファンレス

エッジAIプロセッサ AiOnIc®



System Processor (600MHz):

RISC-V E34 x2

CV Engine (600MHz):

各種CV, FFT/IFFT, Labeling, Bitblt, Sort, 逆行列, デジタル信号処理

AI Processor (600MHz):

GPU x4,
GeMM x4 (Float型ディープラーニング)

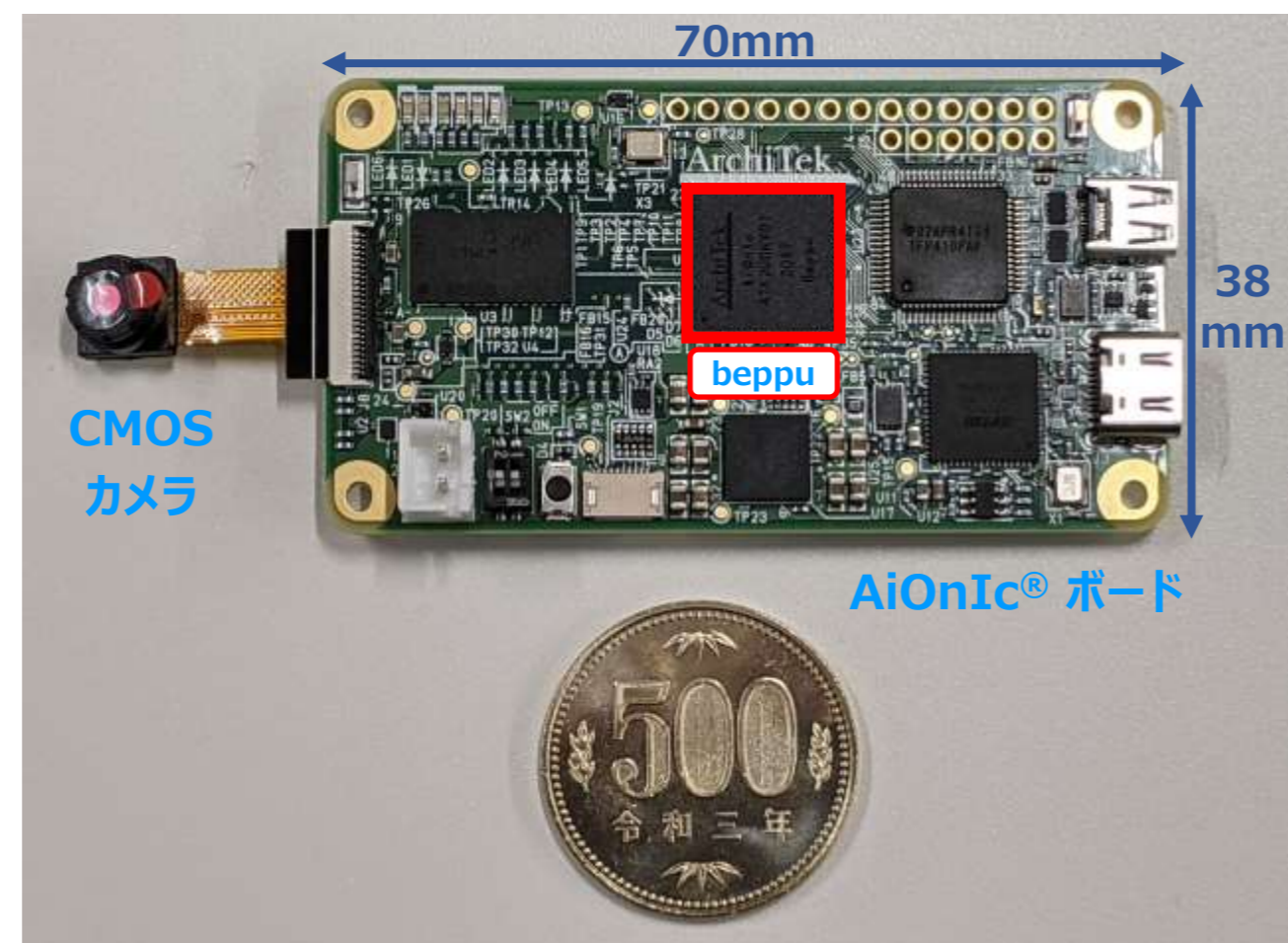
メモリ:

内蔵8MBキャッシュ, 内蔵512KBレジスタファイル,
外部SDRAM DDR4 2.4GBps

IO:

UART x4, I2C x4, I2S, SPI x2, QSPI, GPIO

AiOnIc® AI カメラ・キット



SoC :

AiOnIc "beppu"

メモリ :

DDR4 8Gbit, SPI Flash 128Mbit

基板サイズ :

70 × 38mm

電源電圧 :

5V (USB Type-Cコネクタ)

インターフェース :

USB Type-C(5V, USB, UART, HSPI)

microHDMI(画像出力)

microSDカード

Ethernet(EJ45コネクタは非実装)

パラレルI/Fカメラ(OV2640)



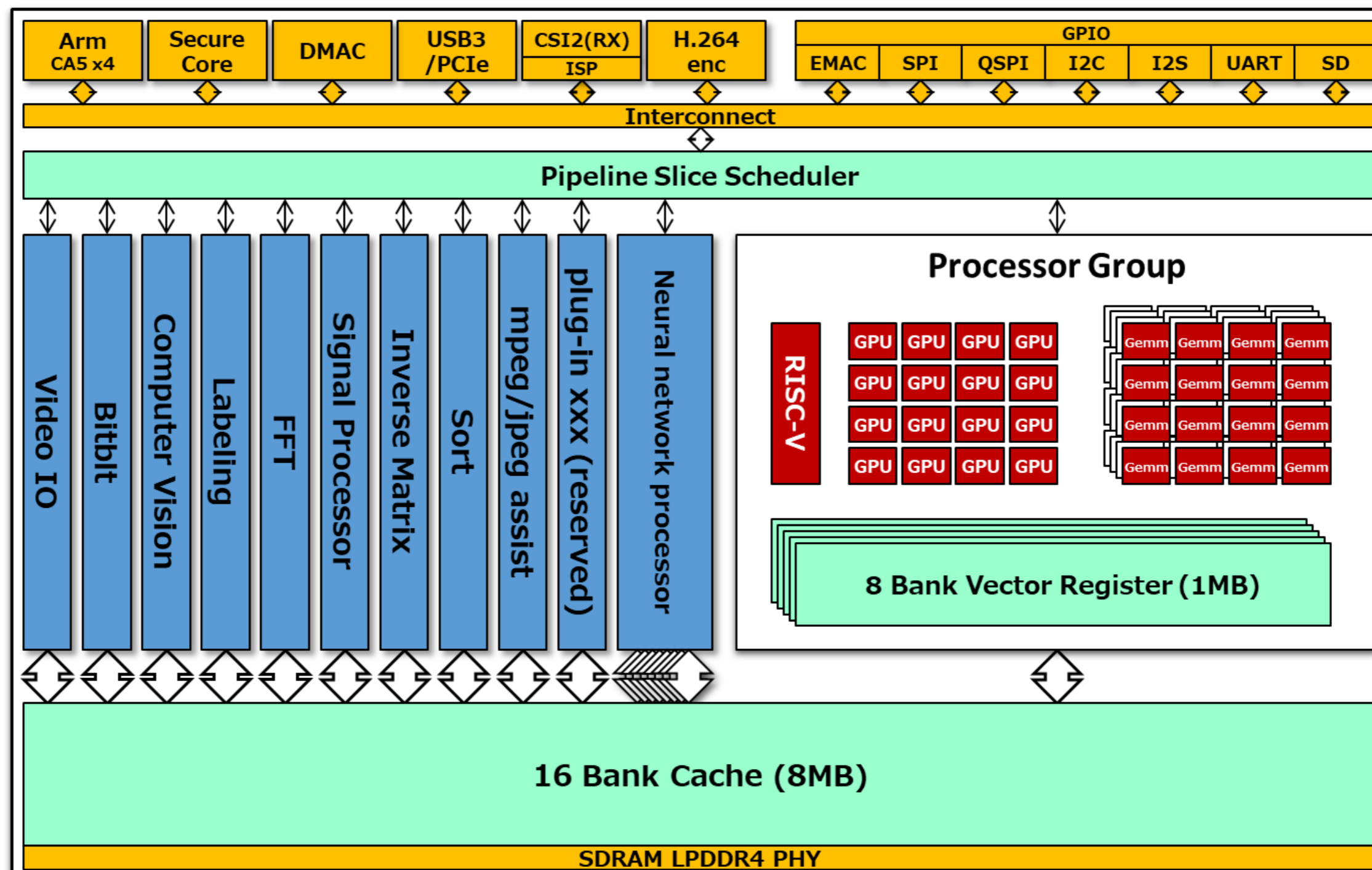
<https://youtu.be/GbDChAaB6UU>



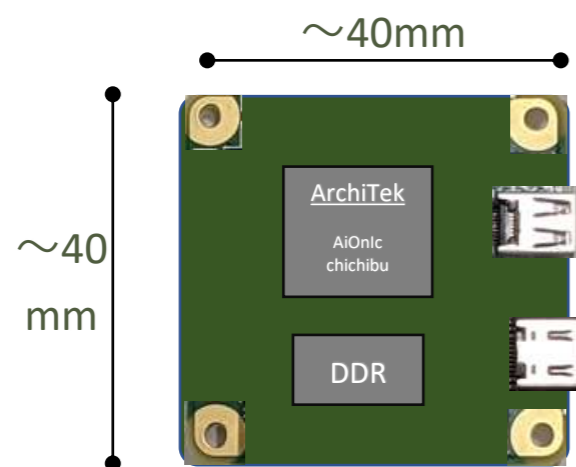
モバイルバッテリーだけのコンパクトなAIデモが、シリコンバレーでとても興味を惹きました

第3世代 : chichibu (TSMC 12nm)

内部ブロック図

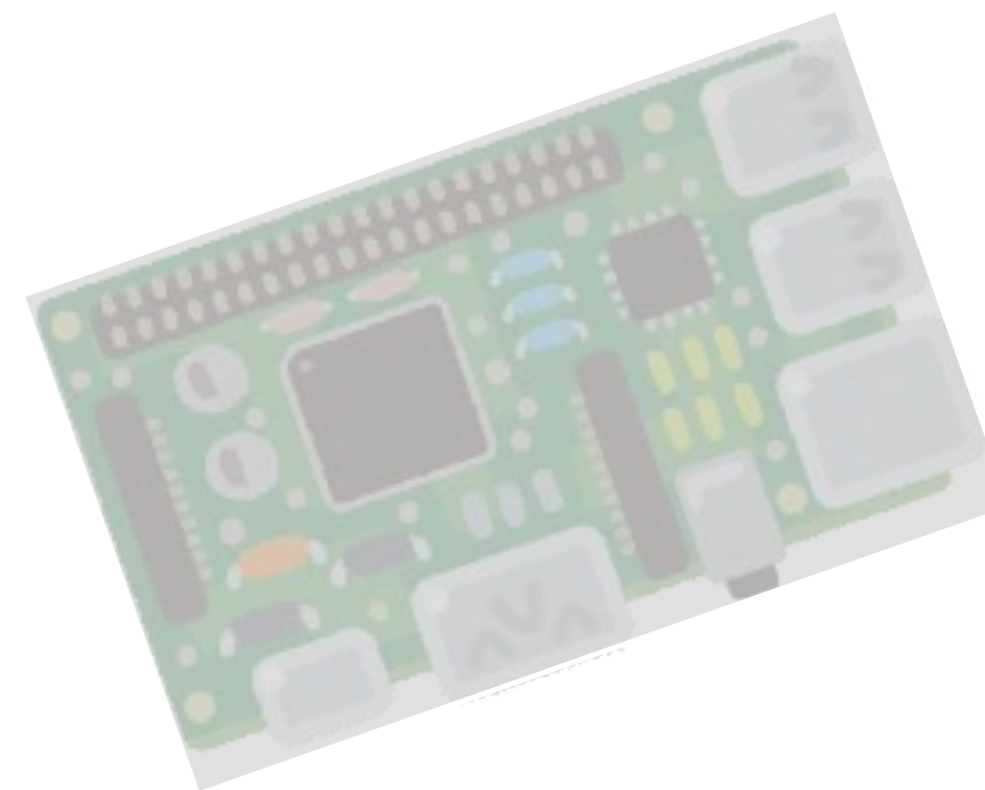


組込み用カメラアプリキット



- ✓ カメラI/FはMIPI (カメラはオプション)
- ✓ 無線モジュール接続可

ラズパイ的汎用シングルボード



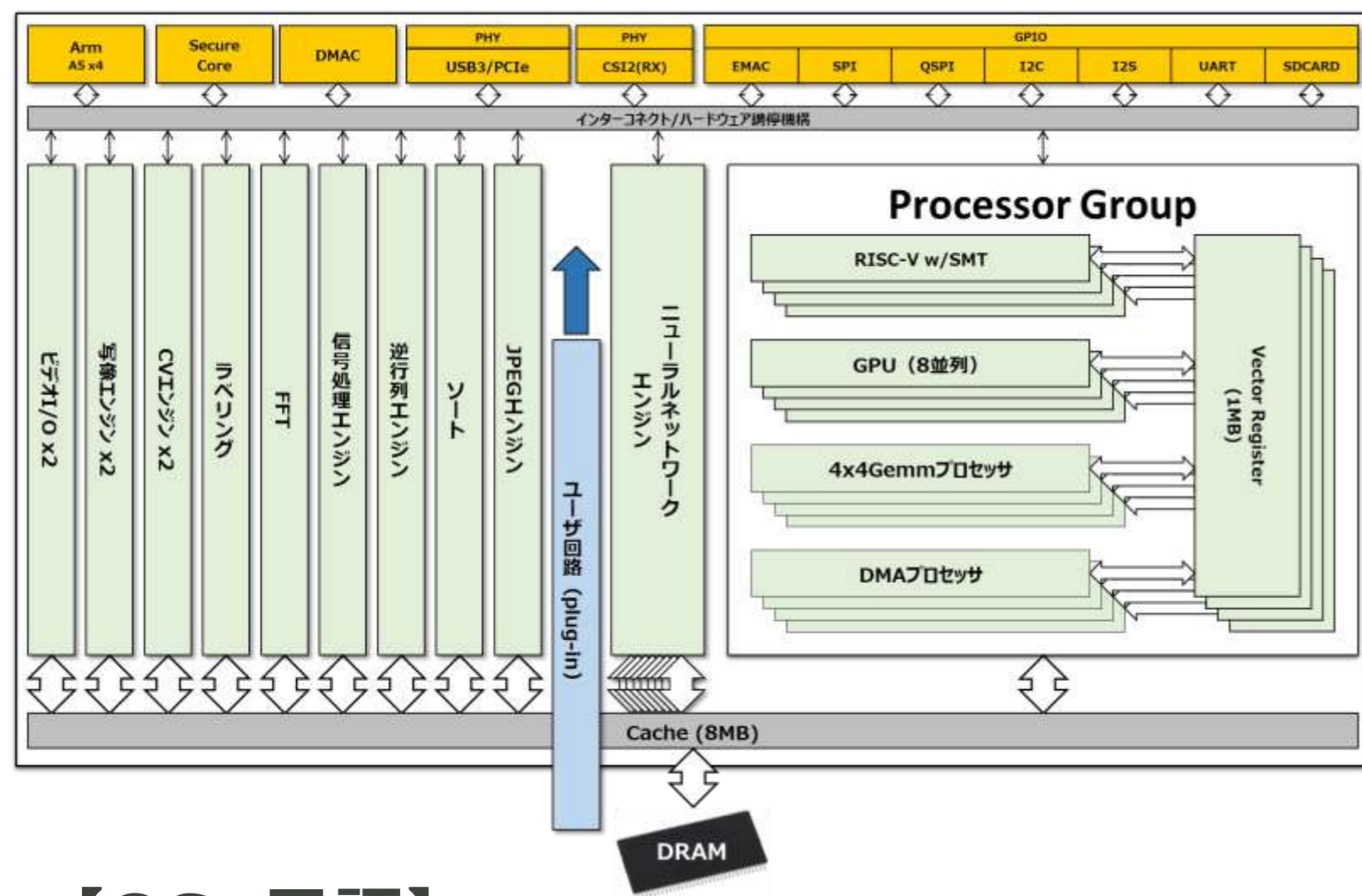
- ✓ カメラI/FはUSB
- ✓ 無線機能はオンボード

ソフトウェア環境

【SYCL対応予定】

ヘテロジニアス・プログラミングを可能にし、ベンダーやアーキテクチャを越えた移植性を実現
 ⇒ CUDAのソフトウェア資産が活用できるようになる

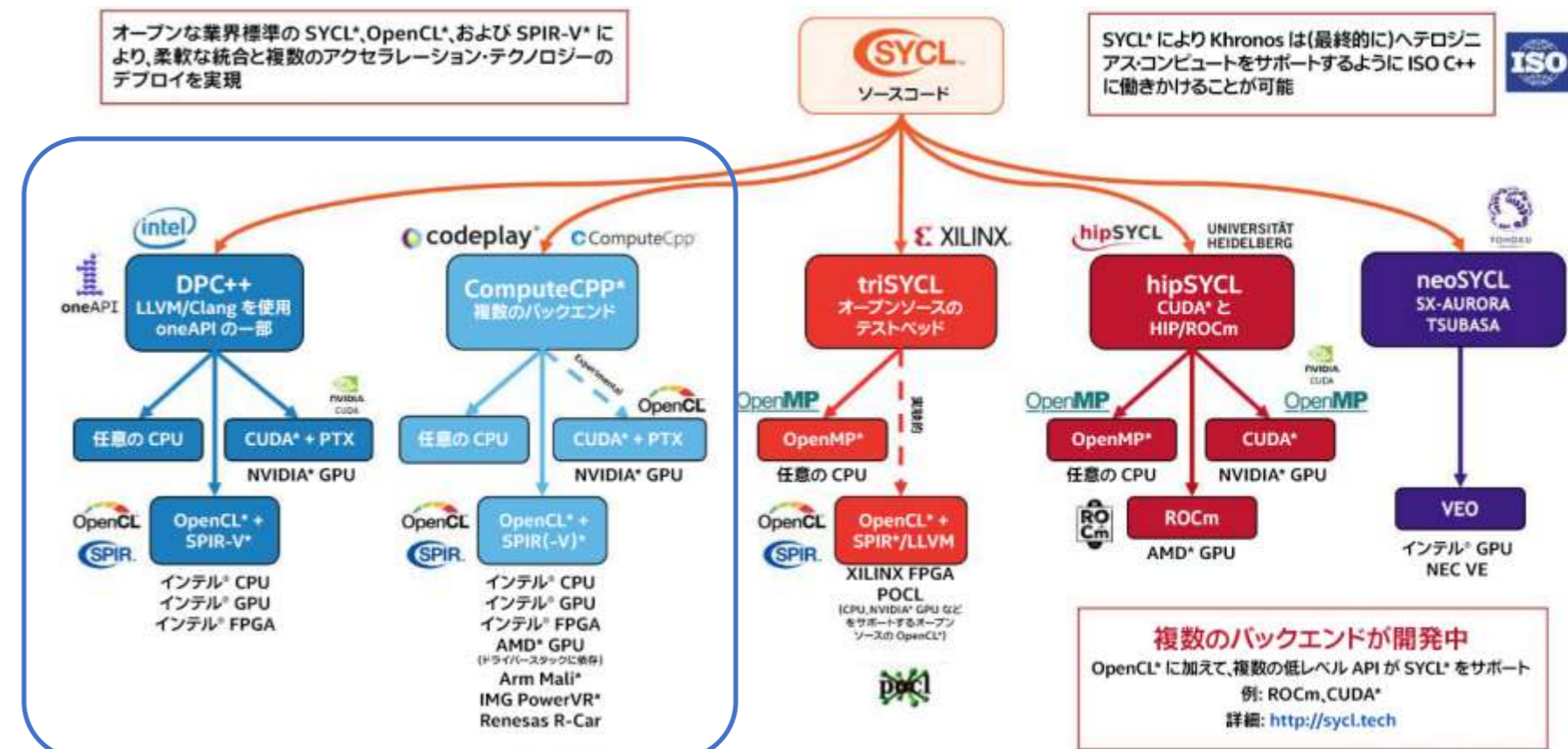
<AiOnIc : ヘテロジニアス・アーキテクチャ>



【OS、言語】

Linux(Yocto)およびPythonをサポート予定

<SYCL : ヘテロジニアス・プログラミング>



2022年6月1日にIntelがCodeplayの買収を発表

⇒ SYCLがoneAPIに統合？

<https://www.codeplay.com/portal/press-releases/2022/06/01/expanding-our-open-standards-vision-with-intel.html>

街のセンサーが によって賢く連携する時代



五感を拡張し
社会問題を解決する

**Big Potential
in a Small World**

小さな可能性が世界を大きく変える。

