

オープンソース EDA

現在のステータス、議論、潜在的可能性

邦訳：河崎 俊平

Symbiotic社の EDAツール

- Yosys、FPGAおよびASIC用のオープンソース合成ツール
- SymbiYosys、オープンソースのフォーマル検証ツール
- RISC-Vコアを検証するための無料の正式な検証IP
-
- AXIインターフェイスを検証するための正式な検証IP

Symbiotic EDA と 私

- 10人のエンジニアのチーム
 - デジタル回路設計者向けのツールを作成
 - サポートおよび開発契約を販売
 - シリコンバレーの顧客
-
- エドマンド・ヒューメンバーガー
 - 1993年以来のオープンソース
 - 再びチップ設計を楽しくしようとしています

業界の状況

- ケイデンス、シノプシス、メンター
- チップ産業の大規模な統合
- 大規模な雇用主はほとんどいない
- クールなチップジョブはありません
- アプリとウェブの開発がすべての注目を集め、チップ設計は面白くない
- SWでの成功は、チップを使用するよりもはるかに速く、はるかに可能性が高い
- 優秀な学生は、チップ設計ではなくSWに行きます
- チップのスタートアップではなく、SWに利用可能な資金が行きます。

業界の状況

- 1年あたりのチップ設計が減少し、チップ設計ごとに必要な投資が増加します。
- チップのスタートアップは、非常に少ない。
- チップ設計エラーは非常に高価です。実験なし。業界は新しいことを試して非常に消極的です。
- 設計言語に革新はありません。
- 市場規模が1 Mio以上のチップのみが製造されます。
- チップ産業は停滞したエリート産業です。

Linuxから学ぶ

- オープンソースはイノベーションを促進します。
- Linux、Python、git、...Facebook、Google、AmazonはOSSなしでは存在しません。
- 今日のオープンソースの原則は、ビジネス上の理由からソフトウェア業界を支配しています。マイクロソフトもオープンソースを採用。
- 成功の要因：透明性、深さ、協力の速度による相乗効果。

Linux Foundationのメンバー

HITACHI
Inspire the Next

FUJITSU

SAMSUNG

RICOH



Panasonic

SONY

TOYOTA

TOSHIBA

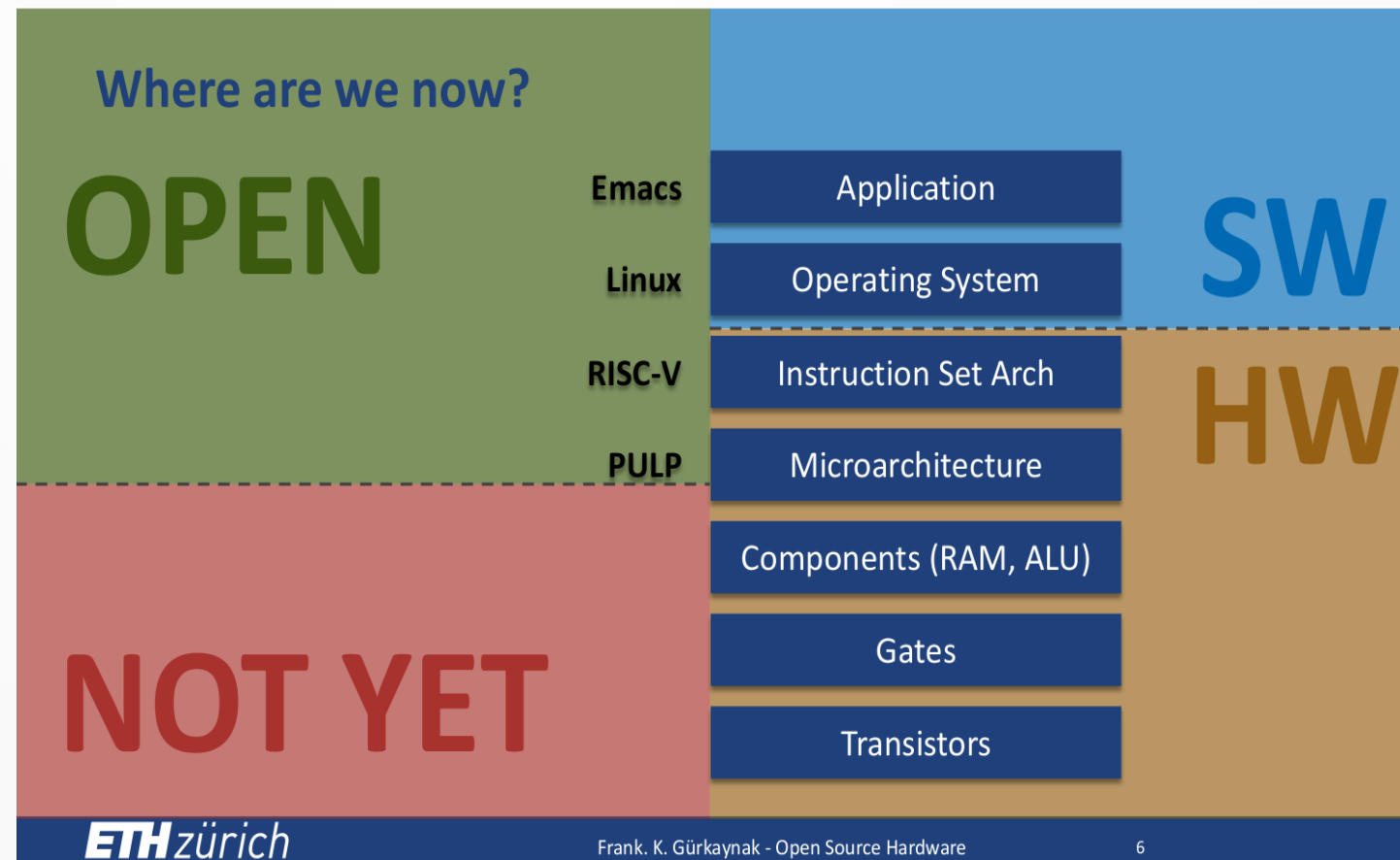
HONDA
The Power of Dreams

DENSO

RENESAS

チップ産業を再起動する

- オープンスタンダード



チップ産業を再起動する

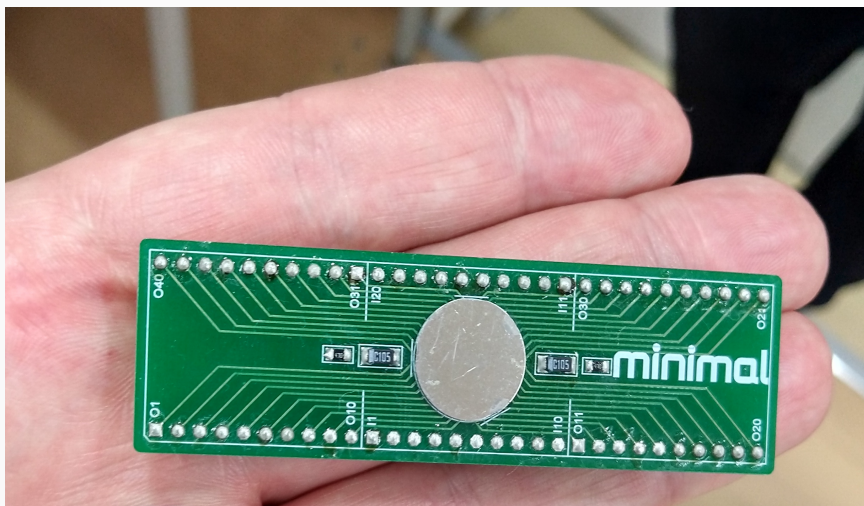
- オープンデザインコンポーネント
 - すべての人（学生、メーカー、イノベーター、自己資金によるスタートアップ）のPDKとデザインブロックへのオープンアクセス
 - 結果とデザインを大学間で自由に共有
 - アナログブロック、RISC-Vコア、インターフェイスブロックなどのコモディティデザインブロックを共有する
 - riscv-formalなどの検証ツールを共有する

チップ産業を再起動する

- オープンツール
 - すべての人にEDAツールへのオープンアクセス
 - ツールのソースコードを利用可能にして、イノベーターがツール自体をニーズに合わせて調整できるようにします。
 - 共生EDA
 - openROAD Darpa
 - 他の多くの

チップ産業を再起動する

- 新規製造
- 1つから多くのチップ生産を迅速かつ安価に提供



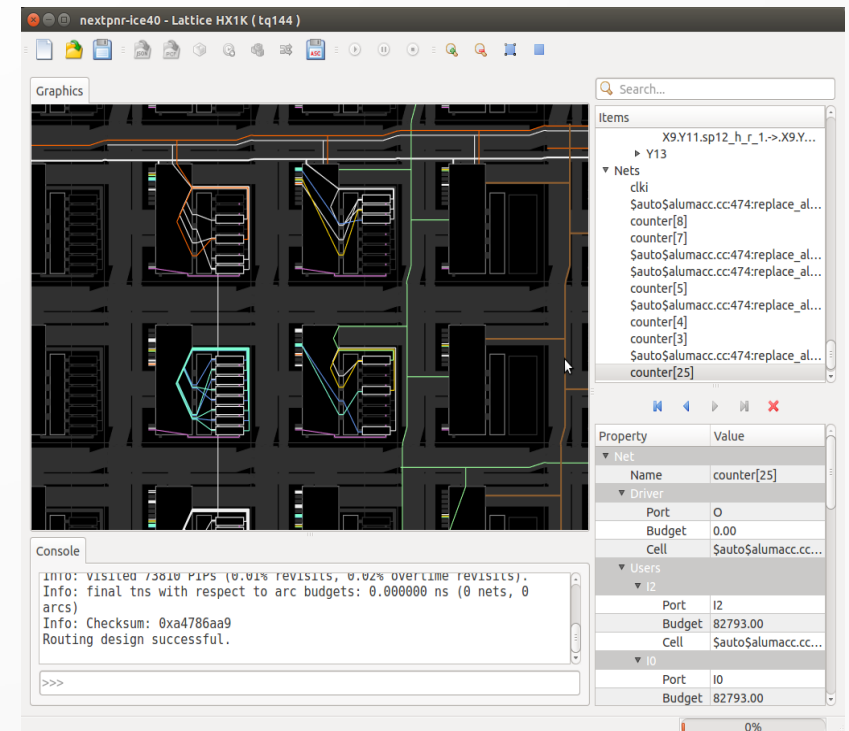
チップ産業を再起動する

- 結果は新製品の波になります
 - 技術、製品、市場に関する実験と迅速な学習
 - 個々のニーズに合わせて調整
 - 100～100,000デバイスの製造量
 - IoT、医療、航空宇宙、軍事、自動車、ウェアラブル




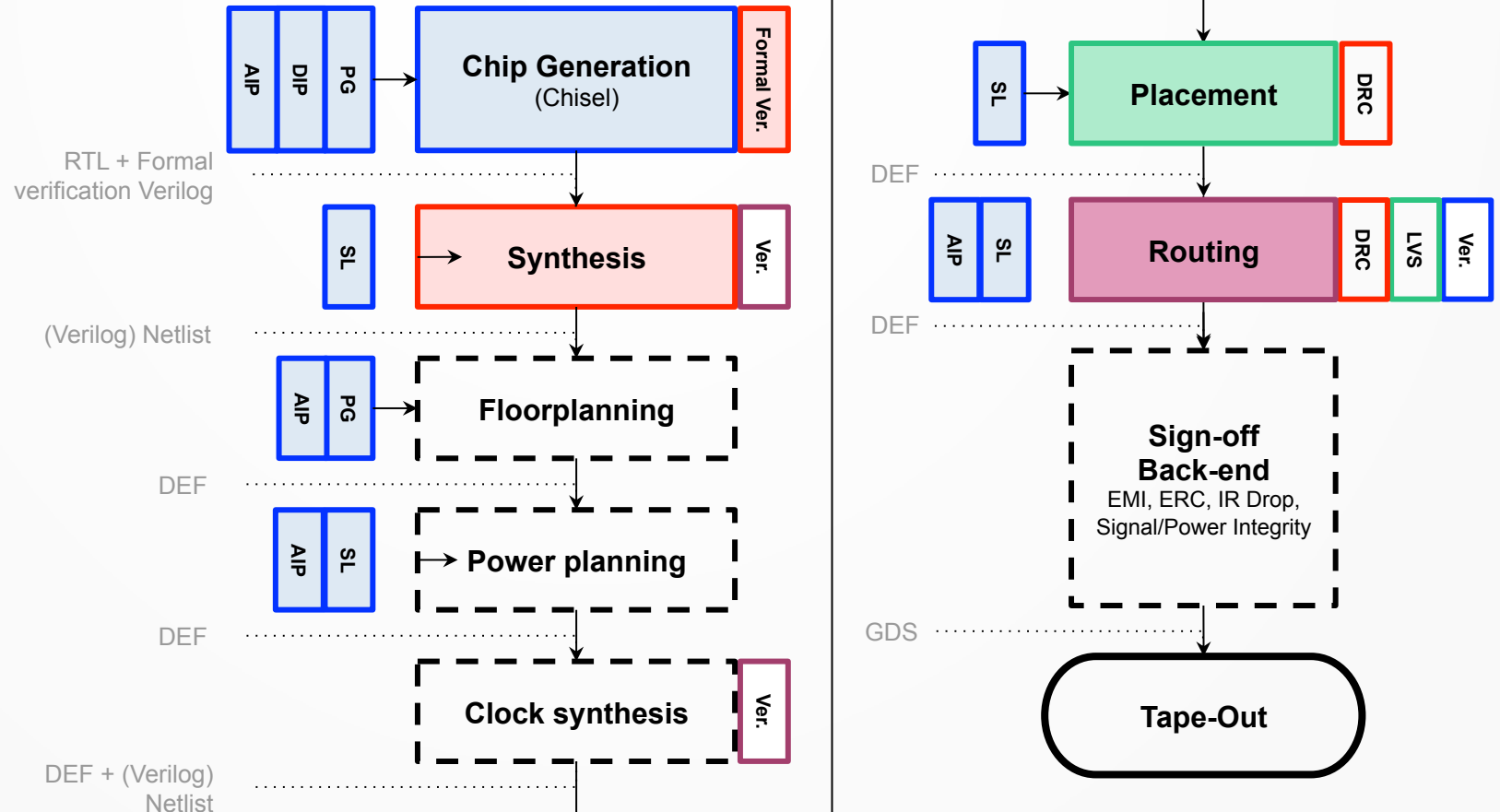
FPGA用のオープンソースツール

- メーカーグレードのオープンソースツールチェーン
 - Yosys、nextpnr、Icarus Verilog、Verilator、...
 - 10,000人の設計者が使用中
 - アカデミアはこれを使用しています
 - ラティスFPGAを搭載した多数のボード
 - コミュニティは健全で本格的です



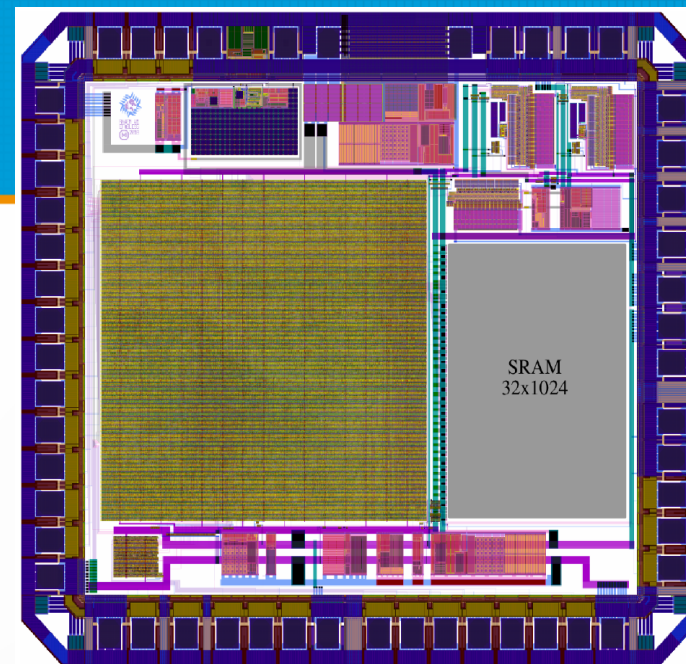
ASIC用のオープンソースツール

	In-house
	Yosys
	Graywolf
	Qrouter
	Magic
	Netgen
	Ngspice
	Verilator
	No OS

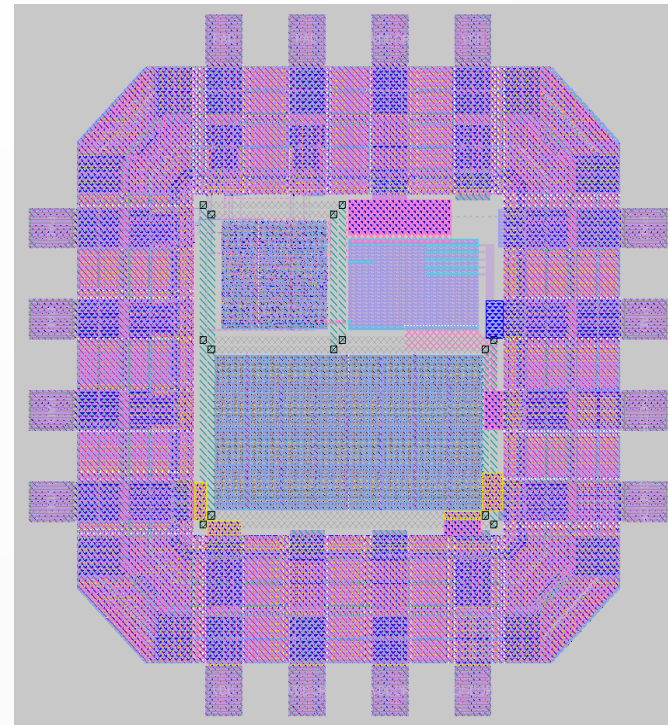
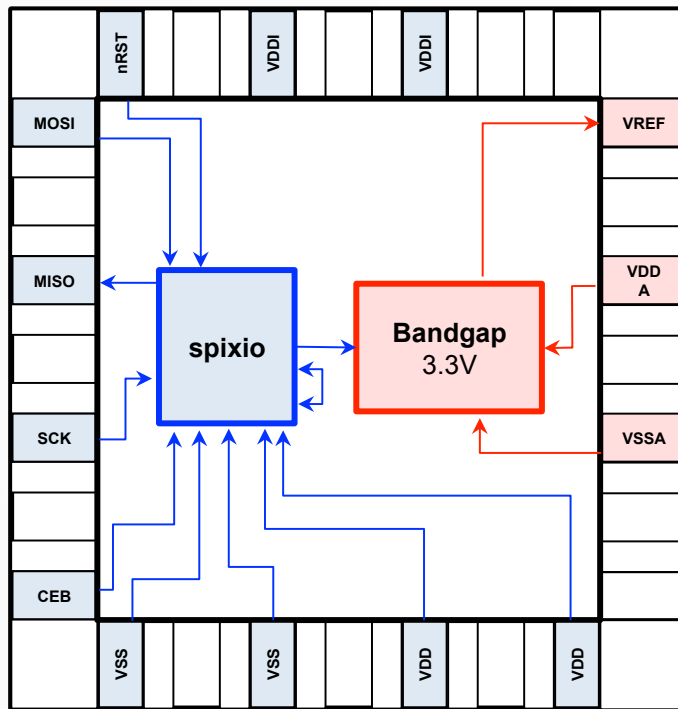


Raven 2018年9月

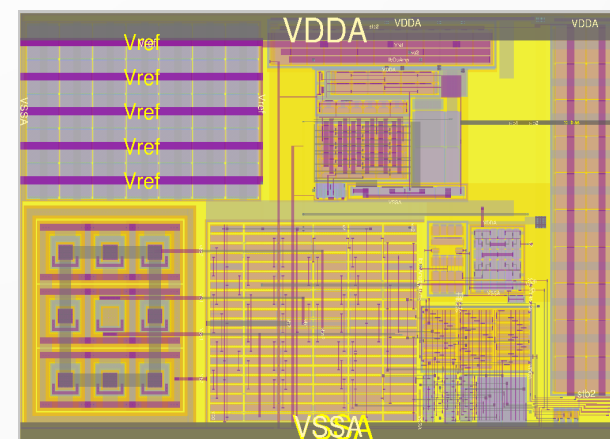
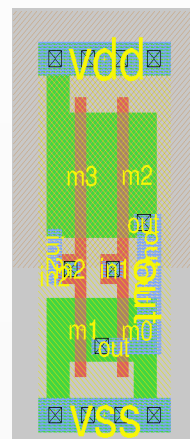
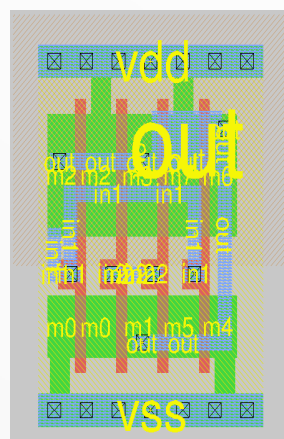
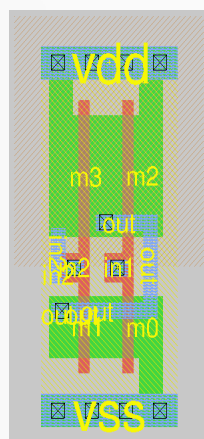
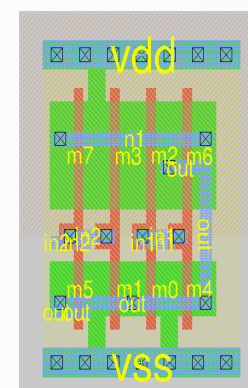
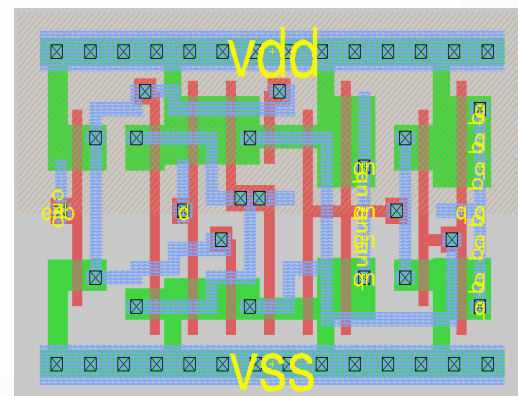
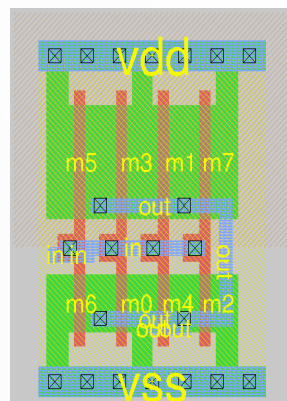
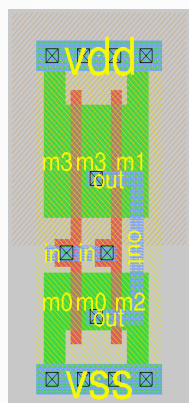
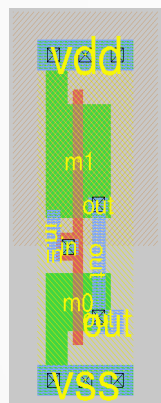
- 動作中のマイクロプロセッサSoC：設計および検証
- すべてのオープンソースツールで描画されたチップシミュレーションとレイアウト
- クリフォードウルフによるPicoRV32 RISC-Vコア
- QSPI
- X-Fabデジタル標準セル
- X-FabパッドフレームI/O (3.3Vと1.8Vコアの両方で3.3V)
- X-FabアナログIP
- X-Fab 4kB-SRAM




ASICone 2019年11月

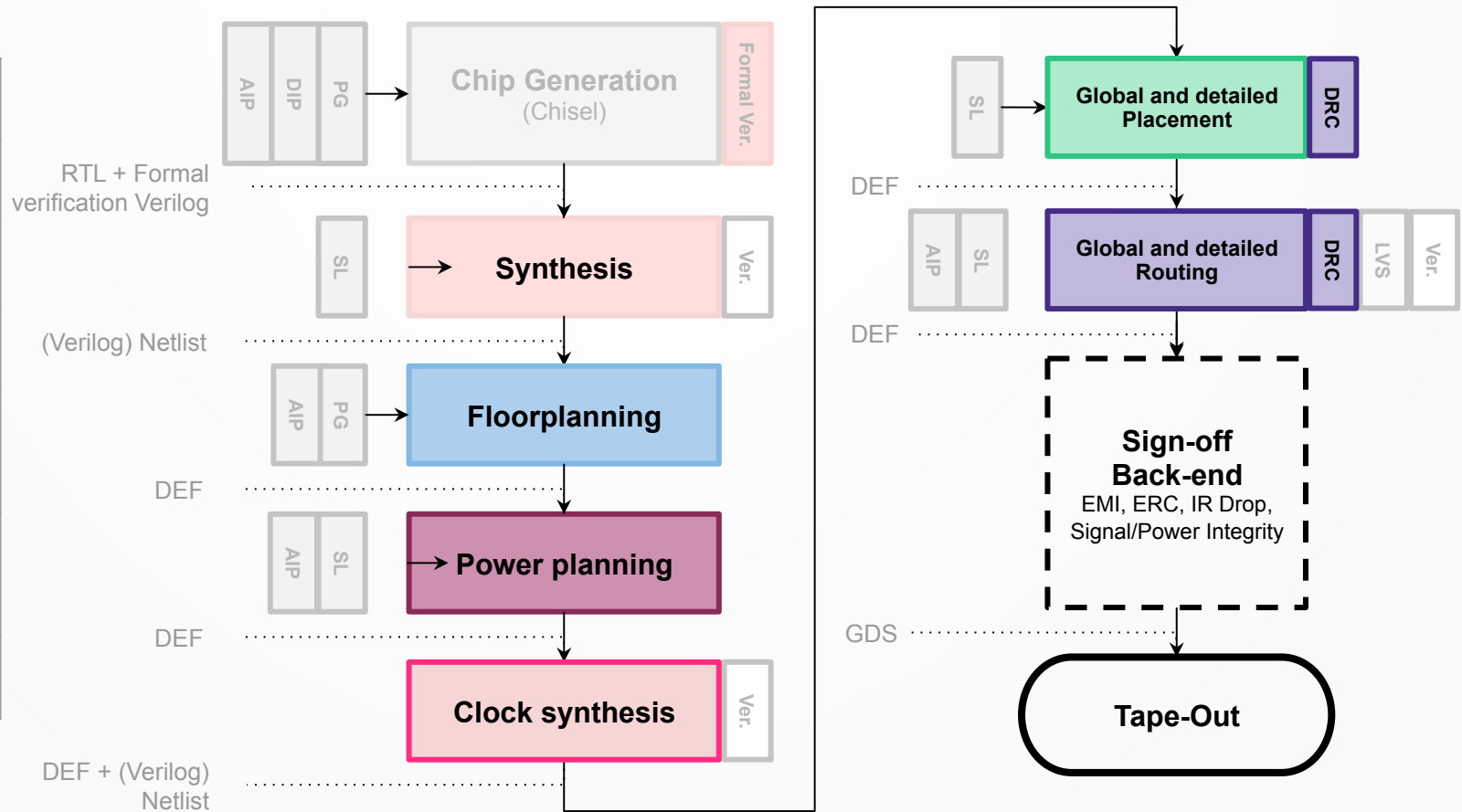


ASIConeはstdセルとアナログブロックを所有



DarpaのIDEAのopenROAD

	Yosys
	TritonMacro
	TritonFP
	TritonCTS
	RePlace - OpenDP
	utdBR/ TritonRoute
	No OS



今後のASIC活動

- より多くのアナログブロック
- ツールの継続的な改善
- 学生のテープアウトを可能にする継続的なテープアウト
- 開発資金を探す

次のステップは？

- edmund@symbioticeda.comと話してください
- オーダーメイドのチップを使用してエレクトロニクス業界をキックスタートする努力のパートナーになる

ありがとうございました